

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-323705

(43)Date of publication of application : 08.11.2002

(51)Int.Cl.

G02F 1/1368

G02F 1/1335

G09F 9/30

G09F 9/35

H01L 21/336

H01L 29/786

H04N 5/66

(21)Application number : 2001-128053

(71)Applicant : SEIKO EPSON CORP.

(22)Date of filing : 25.04.2001

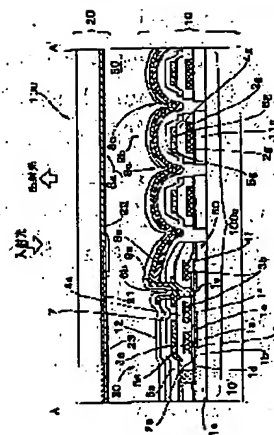
(72)Inventor : KOBASHI YUTAKA

(54) ELECTRO-OPTICAL DEVICE AND ELECTRONIC EQUIPMENT

(57)Abstract:

PROBLEM TO BE SOLVED: To provide an electro-optical device in which a light reflection film having a light diffusion function can be formed in a suitable state while suppressing the increase of the manufacturing cost to the minimum, and to provide an electronic equipment provided with it.

SOLUTION: In the array substrate 10 of an active matrix electro-optical device 100 of the reflection type or the semi-transflective type, there are formed on the surface of a light reflection film 8a, a ground protective film 11a, a gate insulator 2a, scanning lines 3a, a first interlayer insulation film 4a, data lines 6a and a recessed-projected pattern 8g formed of the steps or concavity and convexity of a thin film for recessed-projected formation 11g which is formed by leaving part of a thin film of the same layer as a second interlayer insulating film 5a by the predetermined pattern, and thin layers 2g, 3g, 4g, 6g, and 5g. Consequently, the light made incident from the counter substrate 20 is diffused and reflected towards the counter substrate 20.



LEGAL STATUS

[Date of request for examination]

02.12.2003

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

BEST AVAILABLE COPY

*** NOTICES ***

JPO and NCIP are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.

2. **** shows the word which can not be translated.

3. In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] In the electro-optic device equipped with the active component for pixel switching which connects with one or more wiring electrically at least for every pixel, and the light reflex film on the substrate which pinches electrooptic material in the field which laps with the light reflex film and a flat-surface target concerned in by the side of the lower layer of said light reflex film The thin film for concavo-convex formation in which the thin film of at least one layer in the insulator layer formed between the layers of said one or more wiring and those wiring or in the upper layer or a lower layer and this layer was alternatively formed by the predetermined pattern, The electro-optic device characterized by preparing the agensis field of the thin film for concavo-convex formation concerned, and forming the concavo-convex pattern in the front face of said light reflex film of the formation field and agensis field of said thin film for concavo-convex formation.

[Claim 2] The electro-optic device characterized by forming the flattening film in the lower layer [of said light reflex film], and upper layer side of said thin film for concavo-convex formation in claim 1.

[Claim 3] It is the electro-optic device characterized by the average thickness of said flattening film being the range from [of the difference of elevation of said concavo-convex pattern] 1/2 to twice in claim 2.

[Claim 4] The electro-optic device characterized by containing the electric conduction film of one and this layer in said thin film for concavo-convex formation among said wiring at least in claim 1 thru/or either of 3.

[Claim 5] Said thin film for concavo-convex formation which consists of electric conduction film of 1 of said wiring and this layer in claim 4 is an electro-optic device characterized by dissociating electrically with said wiring.

[Claim 6] It is the electro-optic device which said active component is a thin film transistor or a thin-film diode component, and is characterized by one of said wiring being the scanning line in claim 1 thru/or either of 5.

[Claim 7] It is the electro-optic device which said active component is a thin film transistor, and is characterized by one of said wiring being the data line in claim 1 thru/or either of 5.

[Claim 8] It is the electro-optic device characterized by for said active component being a thin film transistor, and said wiring containing both the electric conduction film that consists of the layer as each of the scanning line and the data line with said same thin film for concavo-convex formation including both the scanning line and the data line in claim 1 thru/or either of 5.

[Claim 9] It is the electro-optic device characterized by the thickness of said electric conduction film having 500nm or more in claim 4 thru/or either of 8, respectively.

[Claim 10] It is the electro-optic device characterized by the part in which said electric conduction film is equivalent to one half of thickness dimensions at least in claim 4 thru/or either of 9 consisting of the aluminum film, the tantalum film, molybdenum film, or alloy film that uses either of these metals as a principal component.

[Claim 11] It is the electro-optic device characterized by processing said electric conduction film by the dry etching method in claim 4 thru/or either of 10.

[Claim 12] The electro-optic device characterized by containing the insulator layer in said thin film for concavo-convex formation at least in claim 1 thru/or either of 11.

[Claim 13] The electro-optic device characterized by containing the insulating layer which becomes said insulator layer from the same layer as the substrate protective coat currently formed in the lower layer from an active component and wiring in claim 12.

[Claim 14] The electro-optic device which said wiring is plurality and is characterized by containing the insulating layer which consists of the same layer as the interlayer insulation film with which between wiring of these plurality is insulated electrically in claims 12 or 13 at said insulator layer.

[Claim 15] The electro-optic device characterized by containing the insulating layer which becomes said insulator layer from the same layer as the protection insulator layer currently formed in the upper layer of said wiring in claim 12 thru/or either of 14.

[Claim 16] It is the electro-optic device characterized by the part in which said insulator layer is equivalent to one half of thickness dimensions at least in claim 12 thru/or either of 15 consisting of silicon oxide.

[Claim 17] It is the electro-optic device characterized by coming to form said insulator layer by the dry etching method in claim 16.

[Claim 18] It is the electro-optic device which said active component is a thin film transistor in claim 14 thru/or either of 17, and is characterized by the semi-conductor film of the active layer of said thin film transistor and this layer having lapped with the lower layer of said thin film for concavo-convex formation superficially.

[Claim 19] It is the electro-optic device characterized by not having the field where the heights which said concavo-convex pattern adjoins in claim 1 thru/or either of 18 are repeated with the flat-surface distance of 20 micrometers or less.

[Claim 20] It is the electro-optic device characterized by the difference of elevation of said concavo-convex pattern being 500nm or more in claim 1 thru/or either of 19.

[Claim 21] It is the electro-optic device characterized by the difference of elevation of said concavo-convex pattern being 800nm or more in claim 20.

[Claim 22] It is the electro-optic device characterized by being formed with the flat-surface configuration in which, as for said thin film for concavo-convex formation, a periphery edge does not have an acute angle in claim 1 thru/or either of 21.

[Claim 23] It is the electro-optic device characterized by coming to be formed using the mask drawn as a polygon which consists of the die length of 2 double less or equal of the resolution of the photolithography equipment with which said thin film for concavo-convex formation is used in claim 22.

[Claim 24] For the flat-surface dimension for a flat part of 3 or less times, the tilt angle to a substrate is [each the heights and the crevice which constitute said concavo-convex pattern in claim 1 thru/or either of 23] the electro-optic device with which it is characterized by being 10 micrometers or less.

[Claim 25] It is the electro-optic device characterized by the flat-surface distance between the heights which said concavo-convex pattern adjoins in claim 1 thru/or either of 24 being the range from 5 times of the difference of elevation of said concavo-convex pattern to 20 times.

[Claim 26] The electro-optic device with which dispersion in the tilt angle of a side face is characterized by being 10 or less degrees in a field in claim 1 thru/or either of 25 between each heights which constitute said concavo-convex pattern.

[Claim 27] The electro-optic device with which dispersion in the tilt angle of a side face is characterized by being 5 or less times in a field in claim 26 between each heights which constitute said concavo-convex pattern.

[Claim 28] Each heights which constitute said concavo-convex pattern in claim 1 thru/or either of 27 are electro-optic devices characterized by the inclination of a side face being unsymmetrical to the core of the heights concerned.

[Claim 29] Each heights which constitute said concavo-convex pattern in claim 28 are electro-optic

devices characterized by the one where the inclination of a side face is steeper having turned to the direction of clear vision.

[Claim 30] It is the electro-optic device characterized by being the unsymmetrical pattern the core of a lap and whose core of each pattern said thin film for concavo-convex formation consisted of two or more electric conduction film at least, and the convex pattern with which the electric conduction film of these plurality was left behind has lapped mutually superficially at least partially in claims 28 or 29, and do not correspond.

[Claim 31] It is the electro-optic device characterized by being the unsymmetrical pattern the core of a lap and whose core of each pattern said thin film for concavo-convex formation consisted of two or more insulator layers at least, and the concave pattern by which opening was carried out to the insulator layer of these plurality has lapped superficially at least partially in claim 28 thru/or either of 30, and do not correspond.

[Claim 32] It is the electro-optic device characterized by distributing superficially asymmetrically the core of the concave pattern by which opening was carried out to the convex pattern with which said thin film for concavo-convex formation consisted of at least one insulator layer and at least one electric conduction film in claim 28 thru/or either of 31, and said electric conduction film was left behind, and said insulator layer.

[Claim 33] It is the electro-optic device characterized by having the forward tapered shape configuration which comes to form the opening pattern by the side of the lower layer of the crevice where it always comes to form outside the remnants pattern by the side of the lower layer of the heights from which said thin film for concavo-convex formation constitutes said concavo-convex pattern in claim 1 thru/or either of 32, and it constitutes said concavo-convex pattern from a remnants pattern by the side of the upper layer inside the opening pattern by the side of the upper layer.

[Claim 34] The convex pattern with which said thin film for concavo-convex formation consisted of two or more electric conduction film at least, and the electric conduction film was left behind more in the upper layer in claim 33 is an electro-optic device characterized by always being formed in the inside field of the formation field of the convex pattern with which the electric conduction film was left behind in the lower layer.

[Claim 35] The concave pattern by which said thin film for concavo-convex formation consisted of two or more insulator layers at least, and opening was carried out more to the insulator layer in the lower layer in claims 33 or 34 is an electro-optic device characterized by always being formed in the inside field of the formation field of the convex pattern formed in the upper insulator layer.

[Claim 36] The concave pattern by which opening was carried out to the convex pattern with which said thin film for concavo-convex formation consisted of at least one insulator layer and at least one electric conduction film, and said electric conduction film was left behind in claim 1 thru/or 35, and said insulator layer is an electro-optic device characterized by not having the part which overlap mutually superficially.

[Claim 37] Each insulator layer or the electric conduction film is an electro-optic device with which it is characterized by for said thin film for concavo-convex formation consisting of two or more insulator layers or electric conduction film in claim 1 thru/or 36, and thickness being 800nm or less.

[Claim 38] It is the electro-optic device characterized by said electrooptic material being liquid crystal in claim 1 thru/or either of 37.

[Claim 39] Electronic equipment characterized by using as a display the electro-optic device specified to claim 1 thru/or either of 38.

[Translation done.]

*** NOTICES ***

JPO and NCIP are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.

2. **** shows the word which can not be translated.

3. In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Field of the Invention] This invention relates to an electro-optic device and the electronic equipment which used it. It is related with the configuration of the pixel in the electro-optic device concerned in more detail.

[0002]

[Description of the Prior Art] Electro-optic devices, such as liquid crystal equipment, are used as a display of the direct viewing type of various devices. With the liquid crystal equipment of the active-matrix mold using TFT as a nonlinear device for pixel switching, among such electro-optic devices As shown in drawing 21, in the direction of the TFT array substrate 10, among the TFT array substrate 10 which pinches the liquid crystal 50 as electrooptic material, and the opposite substrate 20 TFT30 for pixel switching (a thin film transistor / Thin Film Transistor) and pixel electrode 9a which consists of transparent conductive film, such as ITO film electrically connected to data-line 6a through this TFT30, are formed.

[0003] By the thing of a reflective mold, or a transfective and a half reflective mold, among liquid crystal equipment Light reflex film 8a for turning to the direction of the opposite substrate 20 the outdoor daylight which has carried out incidence, and reflecting from the opposite substrate 20 side, is formed in the lower layer side of pixel electrode 9a. The method which displays an image by the light by which reflected the light which carried out incidence from the opposite substrate 20 side by the TFT array substrate 10 side, and outgoing radiation was carried out from the opposite substrate 10 side is in use.

In addition, although it is also possible to display an image by the light by which reflected the outdoor daylight which carried out incidence from the TFT array substrate 10 side by forming the light reflex film in the opposite substrate 20 side by the opposite substrate 20 side, and outgoing radiation was carried out from the TFT array substrate 10 side Since light does not penetrate in the formation field of TFT30 in order that light may penetrate the TFT array substrate 10 in such a configuration, it is disadvantageous at the point of performing a bright display. Moreover, although the structure of forming a reflecting plate in a liquid crystal [of the array substrate 10 and the opposite substrate 20] 50 and reverse side is also considered, generally display quality falls from the problem of brightness and parallax considerably compared with the above inside electrode structures.

[0004] In the liquid crystal equipment of such a reflective mold, or a transfective and a half reflective mold, if the directivity of light reflected by light reflex film 8a is strong, an angle of visibility dependency, like brightness differs at the include angle which sees an image will come out notably. In case liquid crystal equipment is manufactured conventionally, then, on the front face of 2nd interlayer insulation film 5a (surface protective coat) After applying a photopolymer called acrylic resin etc. to the thickness of 800nm - 1500nm, by carrying out patterning of this photopolymer using a photolithography technique Concavo-convex pattern 8g is formed in the front face of light reflex film 8a formed in the field which laps with light reflex film 8a superficially in by the side of the lower layer of light reflex film 8a at the upper layer side by leaving alternatively the photopolymer layer 13 for concavo-convex formation by the predetermined pattern.

[0005] For this reason, the light which carried out incidence from the opposite substrate 20 is the front face of light reflex film 8a, and since it reflects being spread and it faces to the opposite substrate 20, it can suppress the angle-of-visibility dependency of the image displayed with liquid crystal equipment.

[0006] In addition, although TFT was shown as an example as an active component for pixel switching, it does not matter at all even if it uses thin-film diode components (a TFD component / Thin Film Diode component), such as an MIM (Metal Insulator Metal) component, as an active component here.

[0007]

[Problem(s) to be Solved by the Invention] However, like conventional liquid crystal equipment, by the approach of forming concavo-convex pattern 8g in the front face of light reflex film 8a by the photopolymer layer 13 for concavo-convex formation, in order to have to add the process which applies a photopolymer, there is a trouble that a manufacturing cost increases. Moreover, since it is necessary to also add the process for leaving this applied photopolymer alternatively as a photopolymer layer 13 for concavo-convex formation using a photolithography technique, there is a trouble that a manufacturing cost increases.

[0008] While the technical problem of this invention suppresses increase of a manufacturing cost in view of the above trouble to the minimum, it is in offering the electro-optic device which can form the light reflex film equipped with the optical diffusion function in a suitable condition, and electronic equipment equipped with it.

[0009]

[Means for Solving the Problem] In order to solve the above-mentioned technical problem, in this invention, on the substrate which pinches electrooptic material In the electro-optic device equipped with the active component for pixel switching which connects with one or more wiring electrically at least for every pixel, and the light reflex film In the field which laps with the light reflex film and a flat-surface target concerned in by the side of the lower layer of said light reflex film The thin film for concavo-convex formation in which the thin film of at least one layer in the insulator layer formed between the layers of said one or more wiring and those wiring or in the upper layer or a lower layer and this layer was alternatively formed by the predetermined pattern, The agensis field of the thin film for concavo-convex formation concerned is prepared, and it is characterized by forming the concavo-convex pattern in the front face of said light reflex film of the formation field and agensis field of said thin film for concavo-convex formation.

[0010] In this invention, in the field which laps with the light reflex film and a flat-surface target in by the side of the lower layer of the light reflex film It is alternatively formed by the predetermined pattern, using as the thin film for concavo-convex formation the thin film of at least one layer in the insulator layer formed between the layers of said one or more wiring and those wiring, or in the upper layer or a lower layer, and this layer. A concavo-convex pattern is formed in the front face of the light reflex film using the level difference and irregularity resulting from the existence of this thin film formation for concavo-convex formation. Here, the insulator layer formed between the layers of said one or more wiring and those wiring or in the upper layer or a lower layer is not concerned with whether irregularity is given to the light reflex film, but it is formed, and after they form a predetermined thin film in the whole front face of a substrate, they are surely formed by carrying out patterning using a photolithography technique etc. For this reason, the process which forms the insulator layer formed between the layers of said one or more wiring and those wiring or in the upper layer or a lower layer can be used as it is, and the thin film for concavo-convex formation of they and this layer can be alternatively formed by the predetermined pattern. Therefore, the light reflex film to which a membrane formation process is added and which was equipped with the optical diffusion function, without adding can be formed. Moreover, since it is also easy to avoid the field which forms an active component and to form the thin film for concavo-convex formation on a substrate, there is no trouble in performing micro processing for forming an active component.

[0011] In addition, an active component here may be a non-linearity 2 terminal component called a TFD

component equipped with MIM structure etc., and may be TFT. moreover — ** it will not matter even if it uses the polish recon Si for an active layer even if it uses an amorphous silicon for an active layer if it is TFT — a reverse stagger mold, an order stagger mold, and a KOPURENA mold — even if it is which structure, it does not interfere.

[0012] In this invention, it is more desirable than said thin film for concavo-convex formation that the flattening film is formed in an upper layer side the lower layer side of said light reflex film. Thus, if constituted, since the level difference resulting from the existence of the thin film for concavo-convex formation and irregularity will become a gently-sloping configuration without an edge and will be reflected in the front face of the light reflex film as a concavo-convex pattern with the flattening film, generating of the angle-of-visibility dependency resulting from an edge can be prevented.

[0013] Here, as for the average thickness of said flattening film, it is desirable that it is the range from [of the difference of elevation in said concavo-convex pattern] $1/2$ to twice. If the average thickness of said flattening film exceeds the twice of the difference of elevation of a concavo-convex pattern, the angle-of-visibility dependency of an image will become strong instead of irregularity being eliminated, a specular reflection component being too strong and a bright image being obtained with the flattening film. On the other hand, thickness of said flattening film will not be able to eliminate an edge certainly with the flattening film by under double [of the difference of elevation of a concavo-convex pattern / $1/2$ double], but the angle-of-visibility dependency resulting from an edge will occur. So, the brightness of an image is also securable while being able to suppress an angle-of-visibility dependency, if the thickness of said flattening film is set as the range from [of the difference of elevation in said concavo-convex pattern] $1/2$ to twice.

[0014] In this invention, although the number of said thin films for concavo-convex formation may be one, being formed is desirable more than two-layer. Although it is necessary to form the thin film for concavo-convex formation with thickness equivalent to the wavelength of a light field in order to form the concavo-convex pattern which has sufficient difference of elevation for the front face of the light reflex film, so thick a thin film is not usually formed in TFT. However, if said thin film for concavo-convex formation is formed more than two-layer, even when a thin film is thin, the concavo-convex pattern which has sufficient difference of elevation for the front face of the light reflex film can be formed.

[0015] In this invention, the configuration in which the electric conduction film of one and this layer is contained among said wiring is employable as said thin film for concavo-convex formation at least, for example. In this case, as for said thin film for concavo-convex formation which consists of electric conduction film of 1 of said wiring, and this layer, dissociating electrically with said wiring is desirable.

[0016] In this invention, said active component is TFT or a TFD component, and one of said wiring is the scanning line in this case.

[0017] In this invention, when said active component is TFT, the scanning line or a gate electrode, and the electric conduction film of this layer are contained in said thin film for concavo-convex formation at least. Such the scanning line and a gate electrode are formed by carrying out patterning using a photolithography technique, after forming the electric conduction film on the surface of [whole] a substrate. For this reason, since the process which forms the scanning line or a gate electrode can be used as it is and the scanning line or a gate electrode, and the thin film for concavo-convex formation of this layer can be alternatively formed by the predetermined pattern, it is not necessary to add a new process to forming a concavo-convex pattern in the front face of the light reflex film.

[0018] In this case, it is desirable to separate electrically said thin film for concavo-convex formation which consists of said scanning line or said gate electrode, and electric conduction film of this layer with said scanning line and said gate electrode, and for the scanning line to be in other components and short circuit conditions through the thin film for concavo-convex formation, or to prevent to cause capacity coupling.

[0019] In this invention, when said active component is TFT, the configuration in which the data line or a

source electrode, and the electric conduction film of this layer are contained can be adopted as said thin film for concavo-convex formation at least. After such the data line and a source electrode also form the electric conduction film on the surface of [whole] a substrate, they are formed by carrying out patterning using a photolithography technique. [as well as the scanning line or a gate electrode]. For this reason, since the process which forms a source electrode can be used as it is and the data line or a source electrode, and the thin film for concavo-convex formation of this layer can be alternatively formed by the predetermined pattern, it is not necessary to add a new process to forming a concavo-convex pattern in the front face of the light reflex film.

[0020] Said thin film for concavo-convex formation which consists of said data line and said source electrode, and electric conduction film of this layer in this case is electrically separated with said data line and said source electrode, and it is desirable to prevent that the data line and a source electrode will be in other components and short circuit conditions through the thin film for concavo-convex formation.

[0021] When adopting such a configuration, as for the thickness of said electric conduction film, it is desirable that it is 500nm or more, respectively.

[0022] As for said electric conduction film, in this invention, it is desirable that the part which is equivalent to one half of thickness dimensions at least consists of the aluminum film, the tantalum film, molybdenum film, or alloy film that uses either of these metals as a principal component. Moreover, as for these electric conduction film, being processed by dry etching is desirable. With [when forming said concavo-convex formation thin film from the electric conduction film / although this electric conduction film will be formed thick] such a metallic material, while a membrane formation rate is quick and controls a taper configuration by dry etching easily to the top where membranous stress is comparatively low, there is an advantage that patterning can be carried out.

[0023] In this invention, the configuration in which the insulator layer is contained may be adopted as said thin film for concavo-convex formation at least.

[0024] What is necessary is just to adopt as said thin film for concavo-convex formation at least the configuration in which the interlayer insulation film for the insulation between the gate sources as said insulator layer is contained in this invention, for example, when said active component is a thin film transistor. After such an interlayer insulation film forms an insulator layer on the surface of [whole] a substrate, patterning is carried out using a photolithography technique and a contact hole is formed. For this reason, since the process which forms an interlayer insulation film and a contact hole can be used as it is and an interlayer insulation film and the thin film for concavo-convex formation of this layer can be alternatively formed by the predetermined pattern, it is not necessary to add a new process to forming a concavo-convex pattern in the front face of the light reflex film.

[0025] In this invention, you may be the configuration that the substrate protective coat formed in the lower layer side of said active component as said insulator layer is contained in said thin film for concavo-convex formation, for example. Since this substrate protective coat is what is formed in order to protect an active component and wiring, even when forming the thin film for concavo-convex formation, it does not need to add a membrane formation process. Moreover, since gate dielectric film and an interlayer insulation film are formed in the upper layer side of a substrate protective coat, in case a contact hole is formed in these gate dielectric film and interlayer insulation films, it is possible to use the process as it is and to carry out patterning of the substrate protective coat. So, since it is also possible to use other processes and to form alternatively a substrate protective coat and the thin film for concavo-convex formation of this layer by the predetermined pattern, it is necessary to add no new process to forming a concavo-convex pattern in the front face of the light reflex film.

[0026] In this invention, you may be the configuration that the protection insulator layer formed in the said active component and upper layer side of wiring as said insulator layer is contained in said thin film for concavo-convex formation, for example. Since this protection insulator layer is that in which patterning is carried out using a photolithography technique, and a contact hole is formed after forming

it in order to protect an active component and wiring, even when forming the thin film for concavo-convex formation, it does not need to add a membrane formation process and a patterning process.

[0027] As for said insulator layer, in this invention, it is desirable that the part which is equivalent to one half of thickness dimensions at least consists of silicon oxide. If it is silicon oxide although this insulator layer will be formed thick when forming said concavo-convex formation thin film from an insulator layer, there is an advantage that a membrane formation rate is quick and patterning of it can be carried out by dry etching at a good configuration to the top where membranous stress is comparatively low.

[0028] In this invention, said active component is TFT, and when using an interlayer insulation film and the thin film of this layer as a thin film for concavo-convex formation, it is desirable that the semi-conductor film of said active layer of TFT and this layer has lapped superficially to the crevice which constitutes said concavo-convex pattern at least. Although the film or substrate ingredient of a substrate of this field also has a possibility that it may be exposed to an etching reagent or etching gas in case etching removal of an interlayer insulation film and the thin film of this layer is carried out to the field which is equivalent to a concavo-convex pattern in a crevice. If it leaves the semi-conductor film of said active layer of TFT and this layer to the field equivalent to a crevice, since this semi-conductor film will function as an etching stopper, it can prevent that etching removal of the lower layer is carried out, and effectiveness is in prevention of contamination and control of the configuration of a crevice.

[0029] As for said concavo-convex pattern, in this invention, it is desirable not to have the field where adjoining heights are repeated with the flat-surface distance of 20 micrometers or less. In a concavo-convex pattern, if the field where adjoining heights are repeated with the flat-surface distance of 20 micrometers or less exists, the interference color will occur in relation with the wavelength of light, but if there is such no repeat field, generating of the interference color can be prevented.

[0030] In this invention, as for the difference of elevation of said concavo-convex pattern, it is desirable that it is 500nm or more, and, as for especially the difference of elevation of said concavo-convex pattern, it is desirable that it is 800nm or more. If the difference of elevation of a concavo-convex pattern is too small, in a dispersion property, in a visible region, frequency dependent will occur, an image will color, but if the difference of elevation of said concavo-convex pattern is 500nm or more, such coloring is mitigable, and especially, if the difference of elevation of said concavo-convex pattern is 800nm or more, such coloring can be prevented certainly.

[0031] As for said thin film for concavo-convex formation, in this invention, it is desirable that the periphery edge is formed with the flat-surface configuration which does not have an acute angle. At the time of the design of an exposure mask, such a configuration is realizable, if the length of one side of opening is set up near the Ruhr limitation of an exposure machine on CAD. For example, said thin film for concavo-convex formation is formed using the mask drawn as a polygon which consists of the die length of 2 double less or equal of the resolution of the photolithography equipment used. Thus, since there is no acute angle part in the periphery edge of said thin film for concavo-convex formation when constituted, it can prevent that frequency dependent occurs in a dispersion property, and generating of the angle-of-visibility dependency of an image can also be prevented.

[0032] As for each the heights and the crevice which constitute said concavo-convex pattern, in this invention, it is desirable that the tilt angle to a substrate is [the flat-surface dimension for a flat part of 3 or less times] 10 micrometers or less. Thus, if constituted, it can prevent that frequency dependent occurs in a dispersion property, and generating of the angle-of-visibility dependency of an image can also be prevented.

[0033] As for said concavo-convex pattern, in this invention, it is desirable that the flat-surface distance between adjoining heights is the range from 5 times of the difference of elevation of said concavo-convex pattern to 20 times. Thus, if constituted, an angle-of-visibility dependency and level good about the both sides of the brightness of an image can be obtained. That is, if the flat-surface distance between adjoining heights exceeds 20 times of the difference of elevation of a concavo-convex pattern, an angle-of-visibility dependency will occur in an image instead of a specular reflection

component being too strong and a bright image being obtained in the direction of total reflection. On the other hand, an angle-of-visibility dependency will occur [the flat-surface distance between adjoining heights] in less than 5 times of the difference of elevation of a concavo-convex pattern. So, the brightness of an image is also securable while being able to suppress an angle-of-visibility dependency, if the flat-surface distance between adjoining heights is set as the range from 5 times of the difference of elevation of said concavo-convex pattern to 20 times.

[0034] In this invention, it is desirable that dispersion in the tilt angle of a side face is 5 or less times preferably 10 or less degrees in a field between each heights which constitute said concavo-convex pattern. If dispersion in a tilt angle is large, reflective brightness unevenness will occur, but if dispersion is suppressed even on such level, generating of brightness unevenness can be prevented. Such a configuration can be realized by performing dry etching (reactive ion etching), for example, RIE, or high density plasma etching, when forming the thin film for concavo-convex formation by the predetermined pattern.

[0035] As for each heights which constitute said concavo-convex pattern, in this invention, it is desirable that the inclination of a side face is unsymmetrical to the core of the heights concerned. Thus, when constituted, the reflected light will be tintured with anisotropy and can raise the grace of a display using this anisotropy. For example, as for each heights which constitute said concavo-convex pattern, it is desirable that the one where the inclination of a side face is steeper considers as the configuration it has turned [configuration] to the direction of clear vision. Thus, the brightness of the whole image can be raised, maintaining the brightness by the side of the direction of clear vision, since the dispersion component to the direction of clear vision was strengthened when constituted. It is still more desirable when applying to the display using TN liquid crystal, and it is made in agreement with the direction of clear vision by the direction of orientation of the liquid crystal determined in the direction of rubbing.

[0036] When said thin film for concavo-convex formation consists of two or more electric conduction film at least in constituting such an unsymmetrical pattern, the convex pattern with which the electric conduction film of these plurality was left behind is considered as the configuration the core of a lap and whose core of each pattern has lapped mutually superficially at least partially, and do not correspond and which is an unsymmetrical pattern. Or when said thin film for concavo-convex formation consists of two or more insulator layers at least, the concave pattern by which opening was carried out to the insulator layer of these plurality is considered as the configuration the core of a lap and whose core of each pattern has lapped superficially at least partially and do not correspond and which is an unsymmetrical pattern. Or when consisting of at least one insulator layer and at least one electric conduction film, the core of the concave pattern by which opening was carried out to the convex pattern with which said electric conduction film was left behind, and said insulator layer considers said thin film for concavo-convex formation as the configuration distributed asymmetrically superficially.

[0037] As for said thin film for concavo-convex formation, in this invention, it is desirable to have the forward tapered shape configuration which comes to form the opening pattern by the side of the lower layer of the crevice where it always comes to form outside the remnants pattern by the side of the lower layer of the heights which constitute said concavo-convex pattern, and it constitutes said concavo-convex pattern from a remnants pattern by the side of the upper layer inside the opening pattern by the side of the upper layer. Thus, when said thin film for concavo-convex formation consists of two or more electric conduction film at least in constituting, the convex pattern with which the electric conduction film was left behind more in the upper layer is considered as the configuration always formed in the inside field of the formation field of the convex pattern with which the electric conduction film was left behind in the lower layer. Moreover, when said thin film for concavo-convex formation consists of two or more insulator layers at least, the concave pattern by which opening was carried out more to the insulator layer in the lower layer is considered as the configuration always formed in the inside field of the formation field of the convex pattern formed in the upper insulator layer.

Furthermore, when said thin film for concavo-convex formation consists of at least one insulator layer and at least one electric conduction film, the concave pattern by which opening was carried out to the convex pattern with which said electric conduction film was left behind, and said insulator layer is considered as the configuration which does not have the part which overlap mutually superficially. [0038] That is, if it is a remnants pattern (convex pattern) when forming the thin film for concavo-convex formation in piles, the thin film for convex formation located in an upper layer side will consider more than two-layer as the configuration currently formed in the inside field of the formation field of the thin film for convex formation located in a lower layer side. Moreover, if it is an opening pattern (concave pattern) conversely, opening of the thin film for concave formation conversely located in an upper layer side will be considered as the configuration currently formed in the outside field of the opening field of the thin film for concave formation located in a lower layer side. Thus, if constituted, it can prevent that the thin film for concavo-convex formation located in an upper layer side will be in an overhang condition (inverse tapered shape), and since film peeling and a short circuit are mitigable, manufacture will become the yield is good and possible. Moreover, if it constitutes so that it may leave with opening (crevice) and the sections (heights) may not overlap superficially when forming combining a crevice and heights, the level difference formed with the thin film for concavo-convex formation located in a lower layer side will not be negated with the thin film for concavo-convex formation located in an upper layer side. Therefore, if such a configuration is adopted, when said thin film for concavo-convex formation will consist of two or more insulator layers or electric conduction film, even if the thickness of each insulator layer or the electric conduction film is 800nm or less, the concavo-convex pattern which has sufficient difference of elevation for the front face of the light reflex film can be formed.

[0039] In this invention, said electrooptic material is liquid crystal.

[0040] The electro-optic device which applied this invention can be used as a display of electronic equipment, such as a portable telephone and a mobile computer.

[0041]

[Embodiment of the Invention] The gestalt of operation of this invention is explained with reference to a drawing:

[0042] [The gestalt 1 of operation].

(Fundamental configuration of an electro-optic device) Drawing 1 is the top view which looked at the electro-optic device which applied this invention from the opposite substrate side with each component, and drawing 2 is the H-H' sectional view of drawing 1. Drawing 3 is representative circuit schematics, such as various components in two or more pixels formed in the shape of a matrix in the image display field of an electro-optic device, and wiring. In addition, in order to make each class and each part material into the magnitude of extent which can be recognized on a drawing, scales are made to have differed for each class or every each part material in each drawing used for explanation of this gestalt.

[0043] boil the electro-optic device 100 of this gestalt sealant 52 in drawing 1 and drawing 2 — the liquid crystal 50 as electrooptic material is pinched between the TFT array substrates 10 and the opposite substrates 20 which are and were stuck, and the circumference abandonment 53 which consists of a protection-from-light nature ingredient is formed in the inside field of the formation field of a sealant 52. The data-line drive circuit 101 and the mounting terminal 102 are formed in the field of the outside of a sealant 52 along with one side of the TFT array substrate 10, and the scanning-line drive circuit 104 is formed in it along with two sides which adjoin this one side. Two or more wiring 105 for connecting between the scanning-line drive circuits 104 established in the both sides of an image display field is formed in one side in which the TFT array substrate 10 remains, and a precharge circuit and an inspection circuit may be further prepared using the bottom of the circumference abandonment 53 etc. Moreover, in at least one place of the corner section of the opposite substrate 20, the vertical flow material 106 for taking an electric flow between the TFT array substrate 10 and the opposite substrate 20 is formed.

[0044] In addition, you may make it connect electrically and mechanically the TAB (tape automated **

bonding) substrate with which LSI for a drive was mounted instead of forming the data-line drive circuit 101 and the scanning-line drive circuit 104 on the TFT array substrate 10 through the anisotropy electric conduction film to the terminal block formed in the periphery of the TFT array substrate 10. In addition, although a polarization film, a phase contrast film, a polarizing plate, etc. are arranged in an electro-optic device 100 at the predetermined sense according to the exception in the mode of operation of **, and a normally white mode / normally black modes, such as the class of liquid crystal 50 to be used, i.e., TN (Twisted Nematic) mode, and STN (super TN) mode, illustration is omitted here. Moreover, in constituting an electro-optic device 100 as an object for color displays, in the opposite substrate 20, it forms the color filter of RGB in the field which counters each pixel electrode (it mentions later.) of the TFT array substrate 10 with the protective coat.

[0045] In the screen-display field of the electro-optic device 100 which has such structure As shown in drawing 3 , while two or more pixel 100a is constituted in the shape of a matrix, to each of such pixel 100a TFT30 for the pixel switching for driving pixel electrode 9a and this pixel electrode 9a is formed, and they are the pixel signals S1 and S2... Data-line 6a which supplies Sn is electrically connected to the source concerned of TFT30. Pixel signals S1 and S2 written in data-line 6a ... Sn may be supplied to line sequential and you may make it supply it to this order for every group to two or more data-line 6a which adjoin each other. Moreover, scanning-line 3a is electrically connected to the gate of TFT30, and they are the scan signals G1 and G2 in [in predetermined timing / scanning-line 3a] pulse... It is constituted so that Gm may be impressed to this order by line sequential. Pixel electrode 9a is the pixel signals S1 and S2 supplied from data-line 6a, when it connects with the drain of TFT30 electrically and only a fixed period makes TFT30 which is a switching element the ON state... Sn is written in each pixel to predetermined timing. thus, the pixel signals S1 and S2 of the predetermined level written in liquid crystal through pixel electrode 9a and ... fixed period maintenance of the Sn is carried out between the counterelectrodes 21 of the opposite substrate 20 shown in drawing 2 .

[0046] Here, when the orientation and order of molecular association change with the voltage levels impressed, liquid crystal 50 modulates light and enables a gradation display. The quantity of light to which incident light will pass the part of this liquid crystal 50 according to the impressed electrical potential difference if it is in no MARI White mode falls, and if it is in NOMA reeve rack mode, the quantity of light to which incident light passes the part of this liquid crystal 50 according to the impressed electrical potential difference increases. consequently — as a whole — the pixel signals S1 and S2 from an electro-optic device 100, and ... outgoing radiation of the light with the contrast according to Sn is carried out.

[0047] in addition, the held pixel signals S1 and S2 and ... in order to prevent Sn leaking, storage capacitance 60 may be added to the liquid crystal capacity and juxtaposition which are formed between pixel electrode 9a and a counterelectrode For example, as for the electrical potential difference of pixel electrode 9a, only long time amount is held with storage capacitance 60 more than the number twice of the scanning line rather than the time amount to which the source electrical potential difference was impressed. Thereby, it is improved and the maintenance property of a charge can realize the high electro-optic device 100 of a contrast ratio. In addition, as an approach of forming storage capacitance 60, as illustrated to drawing 3 , when taking the Cs on common structure formed between capacity line 3b which is wiring for forming storage capacitance 60, or also when taking the Cs on gate structure formed between scanning-line 3a of the preceding paragraph, you may be any.

[0048] (Configuration of a TFT array substrate) Drawing 4 is a top view of two or more pixel groups where the TFT array substrate used for the electro-optic device of this gestalt adjoins each other. Drawing 5 is a sectional view when cutting a part of pixel of an electro-optic device in the location equivalent to the A-A' line of drawing 4 . Drawing 6 is the sectional view expanding and showing signs that the concavo-convex pattern was formed in the front face of the light reflex film, in the field from which it separated from the formation field of TFT for pixel switching in the electro-optic device shown in drawing 5 .

[0049] In drawing 4, on the TFT array substrate 10, pixel electrode 9a which consists of two or more transparent ITO (Indium Tin Oxide) film is formed in the shape of a matrix, and TFT30 for pixel switching has connected to each [these] pixel electrode 9a, respectively. Moreover, along the boundary of pixel electrode 9a in every direction, data-line 6a, scanning-line 3a, and capacity line 3b were formed, and TFT30 is connected to data-line 6a and scanning-line 3a. That is, data-line 6a was electrically connected to 1d of high concentration source fields of TFT30 through the contact hole, and pixel electrode 9a is electrically connected to high concentration drain field 1e of TFT3 through a contact hole. Moreover, scanning-line 3a is prolonged so that channel field 1a' of TFT30 may be countered. In addition, storage capacitance 60 uses as a bottom electrode what electric-conduction-ized 1f of installation parts of the semi-conductor film 1 for forming TFT30 for pixel switching, and has structure to which capacity line 3b lapped with the bottom [this] electrode 41 as an upper electrode.

[0050] thus, the cross section in the A-A' line of the constituted pixel field is shown in drawing 5 — as — the TFT array substrate 10 — a base — substrate protective coat 11a which thickness becomes from the silicon oxide (insulator layer) which is 300nm – 500nm is formed in the transparent front face of substrate 10', and semi-conductor film 1a of the shape of an island whose thickness is 50nm – 100nm is formed in the front face of this substrate protective coat 11a. Gate-dielectric-film 2a which thickness becomes from the silicon oxide which is about 50–150nm is formed in the front face of semi-conductor film 1a, and scanning-line 3a whose thickness is 300nm – 800nm passes as a gate electrode on the front face of this gate-dielectric-film 2a. The field which confronts each other through gate-dielectric-film 2a among semi-conductor film 1a to scanning-line 3a is channel field 1a'. To this channel field 1a', a source field equipped with low concentration source field 1b and 1d of high concentration source fields is formed in one side, and the drain field equipped with low concentration drain field 1c and high concentration drain field 1e is formed in the other side.

[0051] 1st interlayer insulation film 4a which thickness becomes from the silicon oxide which is 300nm – 800nm, and 2nd interlayer insulation film 5a (surface protective coat) which thickness becomes from the silicon nitride which is 100nm – 300nm are formed in the front-face side of TFT30 for pixel switching. Data-line 6a whose thickness is 300nm – 800nm was formed in the front face of 1st interlayer insulation film 4a, and this data-line 6a is electrically connected to it at 1d of high concentration source fields through the contact hole formed in 1st interlayer insulation film 4a. Drain electrode 6b by which coincidence formation was carried out with data-line 6a was formed in the front face of 1st interlayer insulation film 4a, and this drain electrode 6b is electrically connected to high concentration drain field 1e through the contact hole formed in 1st interlayer insulation film 4a.

[0052] The film which calcinated the polysilazane spreading film, or the transparent flattening film 7 which consists of acrylic resin is formed in the upper layer of 2nd interlayer insulation film 5a, and light reflex film 8a which consists of aluminum film etc. is formed in the front face of this flattening film 7.

[0053] Pixel electrode 9a which consists of ITO film is formed in the upper layer of light reflex film 8a. The laminating of the pixel electrode 9a is directly carried out to the front face of light reflex film 8a, and pixel electrode 9a and light reflex film 8a are connected electrically. Moreover, pixel electrode 9a is electrically connected to drain electrode 6b through the contact hole formed in the flattening film 7 and 2nd interlayer insulation film 5a.

[0054] The orientation film 12 which consists of polyimide film is formed in the front-face side of pixel electrode 9a. This orientation film 12 is film with which rubbing processing was performed to the polyimide film.

[0055] In addition, when capacity line 3b counters as an upper electrode through the insulator layer (dielectric film) by which coincidence formation was carried out with gate-dielectric-film 2a to 1f (bottom electrode) of installation parts from high concentration drain field 1e, storage capacitance 60 is constituted.

[0056] In addition, although TFT30 has LDD structure as mentioned above preferably, it may have the offset structure which does not drive impurity ion into the field equivalent to low concentration source

field 1b and low concentration drain field 1c. Moreover, TFT30 may be TFT of the self-aryne mold which drove in impurity ion by high concentration by having used the gate electrode (a part of scanning-line 3a) as the mask, and formed the high-concentration source and a high-concentration drain field in self-align. [0057] Moreover, although considered as the single gate structure which has arranged one gate electrode (scanning-line 3a) of TFT30 between source-drain fields with this gestalt, two or more gate electrodes may be arranged among these. Under the present circumstances, to each gate electrode, the same signal is made to be impressed. Thus, if TFT30 is constituted above the dual gate (double-gate) or the triple gate, the leakage current in the joint of a channel and a source-drain field can be prevented, and the current at the time of OFF can be reduced. If at least one of these gate electrodes is made into LDD structure or offset structure, the OFF state current can be reduced further and the stable switching element can be obtained.

[0058] (Configuration of a concavo-convex pattern). As shown in drawing 5 and drawing 6, concavo-convex pattern 8g equipped with heights 8b and crevice 8c is formed in the field (see drawing 4) from which it separated from the formation field of TFT30 among the front faces of light reflex film 8a at each pixel 100a of the TFT array substrate 10 constituted in this way.

[0059] In constituting such concavo-convex pattern 8g, with the TFT array substrate 10 of this gestalt, 11g of thin films for convex formation which consist of an insulator layer of substrate protective coat 11a and this layer is alternatively formed in the field equivalent to concavo-convex pattern 8g heights 8b by the predetermined pattern in the field from which it separated from the formation field of TFT30 in each pixel 100a in the 1st first. On the other hand, the insulator layer of substrate protective coat 11a and this layer is removed, and 11g of thin films for convex formation is not formed in the field equivalent to concavo-convex pattern 8g crevice 8c.

[0060] 2g of thin films for concavo-convex formation which consist of an insulator layer of gate-dielectric film 2a and this layer was formed in the upper layer of 11g of thin films for convex formation, and 2g of this thin film for concavo-convex formation has lapped with the 2nd as completely as 11g of thin films for concavo-convex formation.

[0061] 3g of thin films for concavo-convex formation which become the upper layer of 2g of thin films for concavo-convex formation from the electric conduction film of gate electrode 3a and this layer is formed in the 3rd, and 3g of this thin film for concavo-convex formation is formed in that central field, without overflowing the formation field of 2g of thin films for concavo-convex formation. Here, 3g of thin films for concavo-convex formation is in the condition of having dissociated electrically with scanning-line 3a (gate electrode).

[0062] In the front face of 3g of thin films for concavo-convex formation, 4g of thin films for concavo-convex formation which consist of an insulator layer of 1st interlayer insulation film 4a and this layer is formed in the 4th, and 4g of this thin film for concavo-convex formation is formed in that central field, without overflowing the formation field of 2g of thin films for concavo-convex formation. However, 4g of thin films for concavo-convex formation was formed more widely than 3g of thin films for concavo-convex formation, and they have overflowed the formation field of 3g of this thin film for concavo-convex formation.

[0063] In the front face of 4g of thin films for concavo-convex formation, 6g of thin films for concavo-convex formation which consist of electric conduction film of data-line 6a and this layer is formed in the 5th, and 6g of this thin film for concavo-convex formation is formed in that central field, without overflowing the formation field of 4g of thin films for concavo-convex formation. Moreover, 6g of thin films for concavo-convex formation is formed in the central field, without overflowing the formation field of 3g of thin films for concavo-convex formation. Here, 6g of thin films for concavo-convex formation is in the condition of having dissociated electrically with data-line 6a (source electrode).

[0064] In the front face of 6g of thin films for concavo-convex formation, 5g of thin films for concavo-convex formation which consist of an insulator layer of 2nd interlayer insulation film 5a and this layer is

formed in the 6th, and 5g of this thin film for concavo-convex formation is formed in that central field, without overflowing the formation field of 4g of thin films for concavo-convex formation. However, 5g of thin films for concavo-convex formation was formed more widely than 6g of thin films for concavo-convex formation, and they have overflowed completely the formation field of 6g of this thin film for concavo-convex formation.

[0065] Thus, the film which calcinated the polysilazane spreading film, or the transparent flattening film 7 which consists of acrylic resin is formed in the front-face side of 6g of formed thin films for concavo-convex formation, and light reflex film 8a which consists of aluminum film etc. is formed in the front face of this flattening film 7. With this gestalt, with the level difference and irregularity which were formed of the thin films 11g, 2g, 3g, 4g, 6g, and 5g for concavo-convex formation, and those agenesis fields, for this reason, in the front face of light reflex film 8a The difference of elevation H (the total value and the equal value [Abbreviation] of each thin films [for concavo-convex formation / 11g, 2g, 3g, 4g, 6g, and 5g] thickness) 500nm or more, 800 morenm or more concavo-convex pattern 8g is formed, and it has become a gently-sloping configuration without an edge with the flattening film 7 this concavo-convex pattern 8g. Here, the thickness of the flattening film 7 is set as the range from [of the concavo-convex pattern 8g difference of elevation H] 1/2 to twice.

[0066] And any thin films 11g, 2g, 3g, 4g, 6g, and 5g for concavo-convex formation are formed with the flat-surface configuration in which a periphery edge does not have an acute angle (see drawing 4).

[0067] Moreover, in the field inboard of the TFT array substrate 10, it does not have the field where adjoining heights 8b is repeated with the flat-surface distance L of 20 micrometers or less concavo-convex pattern 8g, and the flat-surface distance L between adjoining heights 8a is in the range from 5 times of the difference of elevation H which is concavo-convex pattern 8g to 20 times concavo-convex pattern 8g.

[0068] Furthermore, the tilt angle alpha is formed so that, as for the thin films 11g, 2g, 3g, 4g, 6g, and 5g for concavo-convex formation and opening part by the side of a lower layer, the flat-surface dimension for a flat part of 3 or less times may be set to 10 micrometers or less, so that, as for each heights 8a and crevice 8b which constitute concavo-convex pattern 8g, the flat-surface dimension for a flat part of 3 or less times may be set to 10 micrometers or less by the tilt angle.

[0069] And the thin films 11g, 2g, 3g, 4g, 6g, and 5g for concavo-convex formation are formed so that dispersion in the tilt angle beta may become 10 or less degrees and 5 more times or less, so that dispersion in the tilt angle of a side face may become 10 or less degrees and 5 more times or less between each heights 8a which constitutes concavo-convex pattern 8g.

[0070] (Configuration of an opposite substrate) In drawing 5 and drawing 6 , with the opposite substrate 20, the light-shielding film 23 called a black matrix or a black stripe is formed in the border area of pixel electrode 9a currently formed in the TFT array substrate 10 in every direction, and the field which counters, and the counterelectrode 21 which consists of ITO film is formed in the upper layer side. Moreover, the orientation film 22 which consists of polyimide film is formed in the upper layer side of a counterelectrode 21, and this orientation film 22 is film with which rubbing processing was performed to the polyimide film.

[0071] (An operation of the electro-optic device of this gestalt, effectiveness) The electro-optic device 100 constituted in this way is liquid crystal equipment of a reflective mold, and light reflex film 8a which is from the aluminum film etc. on the lower layer side of pixel electrode 9a is formed. For this reason, since the light which carried out incidence from the opposite substrate 20 side is reflected by the TFT array substrate 10 side and outgoing radiation can be carried out from the opposite substrate 20 side, if liquid crystal 50 performs light modulation by each pixel 100a of every in the meantime, a desired image can be displayed using outdoor daylight by arranging suitable deflecting plate and phase contrast plate for the outside of the opposite substrate 20 (reflective mode).

[0072] Moreover, in an electro-optic device 100, if light reflex film 8a is formed so that field 8' shown according to a two-dot chain line by drawing 4 may be avoided, the liquid crystal equipment of

transflective and a half reflective mold can be constituted. In this case, back light equipment (not shown) is arranged to the TFT array substrate 10 side, and if incidence of the light by which outgoing radiation was carried out from this back light equipment is carried out from the TFT array substrate 10 side, this light can be penetrated to the opposite substrate 20 side through the field in which light reflex film 8a is not formed among the fields in which pixel electrode 9a is formed in each pixel 100a. For this reason, if liquid crystal 50 performs light modulation by each pixel 100a of every, a desired image can be displayed from back light equipment using the light by which outgoing radiation was carried out by arranging suitable deflecting plate and phase contrast plate for the outside of the opposite substrate 20 and the TFT array substrate 10 (transparent mode).

[0073] moreover, in the field which laps with light reflex film 8a superficially with this gestalt in by the side of the lower layer of light reflex film 8a The gate electrode (scanning-line 3a), source electrode (data-line 6a) which constitute TFT30, And form alternatively the thin film of at least one layer in each insulator layer, and this layer by the predetermined pattern as thin films 11g, 2g, 3g, 4g, 6g, and 5g for concavo-convex formation, and the level difference and irregularity resulting from the existence of this thin film for concavo-convex formation are used. Concavo-convex pattern 8g is formed in the front face of light reflex film 8a. Therefore, since light diffuses the light which carried out incidence from the opposite substrate 20 side when displaying an image in reflective mode in case it is reflected by light reflex film 8a, it is hard to generate an angle-of-visibility dependency in an image. Here gate electrode (scanning-line 3a), source electrode (data-line 6a), and 1st interlayer insulation film 4a and 2nd interlayer insulation film 5a In order to carry out patterning of the thin film formed in the whole front face of substrate 10' using a photolithography technique, The process for forming gate electrode (scanning-line 3a), source electrode (data-line 6a), and 1st interlayer insulation film 4a and 2nd interlayer insulation film 5a can be used as it is, and the thin films 3g, 4g, 6g, and 5g for concavo-convex formation of this layer can be respectively formed by the pattern of arbitration with them. Therefore, it can form about these thin films 3g, 4g, 6g, and 5g for concavo-convex formation, without adding not only a photograph RISOSOGURAFI process but any process.

[0074] Moreover, 11g of thin films for concavo-convex formation which consist of an insulator layer of them and this layer, since it is not concerned with whether concavo-convex pattern 8g is formed in light reflex film 8a but membranes are formed, substrate insulator layer 11a and gate-dielectric-film 2a do not need to add a membrane formation process, either, although it leaves 2g alternatively.

[0075] Furthermore, since it is also easy to avoid the field which forms TFT30 and to form concavo-convex pattern 8g (thin films 11g, 2g, 3g, 4g, 6g, and 5g for concavo-convex formation) according to this gestalt, there is no trouble in forming TFT30 by micro processing.

[0076] Moreover, rather than the lower layer side of light reflex film 8a, and 6g of thin films for concavo-convex formation, the flattening film 7 is formed using the ingredient which has a fluidity, the level difference and irregularity which originate in thin films [for concavo-convex formation / 11g 2g, 3g, 4g, 6g, and 5g] existence with this flattening film 7 are negated moderately, and concavo-convex pattern 8g of a gently-sloping configuration without an edge is formed in an upper layer side. Therefore, generating of the angle-of-visibility dependency resulting from an edge can be prevented. And if the thickness of the flattening film 7 exceeds the twice of the difference of elevation H which is concavo-convex pattern 8g Irregularity will be eliminated with the flattening film 7 and a specular reflection component is too strong. Although the angle-of-visibility dependency which cannot eliminate an edge certainly but originates in an edge with the flattening film 7 will occur in under double [of the difference of elevation H whose thickness of the flattening film 7 is concavo-convex pattern 8g / 1 / 2 double] while an angle-of-visibility dependency occurs in an image instead of a bright image being obtained With this gestalt, since it is set as the range from [of the difference of elevation / in / for the thickness of the flattening film 7 / concavo-convex pattern 8g / H] 1/2 to twice, while being able to suppress an angle-of-visibility dependency, the brightness of an image is also securable.

[0077] Since the thin film for concavo-convex formation is formed more than two-layer, even when

forming concavo-convex pattern 8g which has sufficient difference of elevation H for the front face of light reflex film 8a, it is not necessary to form the thick thin film unsuitable for TFT30 further again. [0078] And among the two-layer thin films 3g and 6g for concavo-convex formation which consist of electric conduction film of each of scanning-line 3a and data-line 6a, and this layer, 6g of thin films for concavo-convex formation located in an upper layer side is formed in the inside field of the formation field of 3g of thin films for concavo-convex formation located in a lower layer side, and they have not overflowed. Moreover, among the thin films 11g, 2g, 4g, and 5g for concavo-convex formation of four layers respectively set to substrate protective coat 11a, gate-dielectric-film 2a, 1st interlayer insulation film 4a, and 2nd interlayer insulation film 5a from the insulator layer of this layer, the thin film for concavo-convex formation located in an upper layer side is formed in the inside field of the formation field of the thin film for concavo-convex formation located in a lower layer side, and has not overflowed. For this reason, each thin film for concavo-convex formation which constitutes concavo-convex pattern 8g has forward tapered shape structure, and will not be in an overhang condition (inverse tapered shape), but there is no fear of film peeling and the film remainder resulting from an overhang occurring. The two-layer thin films 3g and 6g for concavo-convex formation which consist of electric conduction film left behind to each and this layer of scanning-line 3a and data-line 6a further again have not lapped with opening and the flat-surface target which did etching removal to the insulator layer which constitutes substrate protective coat 11a, gate-dielectric-film 2a, 1st interlayer insulation film 4a, and 2nd interlayer insulation film 5a. For this reason, since the level difference formed with the thin film for concavo-convex formation located in a lower layer side and irregularity are not negated with the thin film for concavo-convex formation located in an upper layer side, concavo-convex pattern 8g which has sufficient difference of elevation H for the front face of light reflex film 8a can be formed.

[0079] Moreover, 3g of thin films for concavo-convex formation which consist of electric conduction film of scanning-line 3a and this layer is made scanning-line 3a and the configuration separated electrically. And since it has considered as data-line 6a and the configuration which dissociated electrically, 6g of thin films for concavo-convex formation which consist of electric conduction film of data-line 6a and this layer Through the thin films 3g and 6g for concavo-convex formation, it will not be in other components and short circuit conditions, or capacity (3g and 6g) will not be added for scanning-line 3a and data-line 6a to the capacity of 3a and 6a.

[0080] Moreover, with this gestalt, the aluminum film, the tantalum film, the molybdenum film, or the alloy film that uses either of these metals as a principal component is used as electric conduction film which constitutes scanning-line 3a and data-line 6a, and these electric conduction film has a comparatively quick membrane formation rate, and since it can carry out patterning to a good configuration by dry etching, it can form 6g suitably efficiently 3g of thin films for concavo-convex formation.

[0081] Moreover, with this gestalt, silicon oxide is used as an insulator layer which constitutes substrate protective coat 11a and 1st interlayer insulation film 4a, and this silicon oxide has a comparatively quick membrane formation rate, and since it can carry out patterning to a good configuration by dry etching, it can form 4g suitably efficiently 11g of thin films for concavo-convex formation.

[0082] Moreover, in this gestalt, concavo-convex pattern 8g, since adjoining heights 8a does not have the field repeated with the flat-surface distance L of 20 micrometers or less, generating of the interference color can be prevented. That is, in concavo-convex pattern 8g, if the field where the adjoining heights 20 are repeated with the flat-surface distance L of 20 micrometers or less exists, the interference color will occur in relation with the wavelength of light, but if there is such no repeat field, generating of the interference color can be prevented.

[0083] Moreover, with this gestalt, since 500nm or more of concavo-convex pattern 8g differences of elevation H is further set to 800nm or more, the situation where the concavo-convex pattern 8g difference of elevation H is too small, frequency dependent occurs and an image colors in a visible region in a dispersion property is avoidable.

[0084] Moreover, since the periphery edge is formed with the flat-surface configuration which does not

have an acute angle, it can prevent that frequency dependent occurs in a dispersion property, and any thin films 11g, 2g, 3g, 4g, 6g, and 5g for concavo-convex formation can also prevent generating of the angle-of-visibility dependency of an image.

[0085] Furthermore, as for the thin films 11g, 2g, 3g, 4g, 6g, and 5g for concavo-convex formation and opening part by the side of a lower layer, the tilt angle α is [the flat-surface dimension for a flat part of 3 or less times of heights 8a and crevice 8b from which it constitutes concavo-convex pattern 8g since the tilt angle α is formed so that the flat-surface dimension for a flat part of 3 or less times may be set to 10 micrometers or less] 10 micrometers or less. For this reason, it can prevent that frequency dependent occurs in a dispersion property, and generating of the angle-of-visibility dependency of an image can also be prevented.

[0086] Furthermore, concavo-convex pattern 8g, since the flat-surface distance L between adjoining heights 8a is the range from 5 times of the difference of elevation H which is concavo-convex pattern 8g to 20 times, an angle-of-visibility dependency and level good about the both sides of the brightness of an image can be obtained. That is, if the flat-surface distance L between adjoining heights 8a exceeds 20 times of the difference of elevation H which is concavo-convex pattern 8g, an angle-of-visibility dependency will occur in an image instead of a specular reflection component being too strong and a bright image being obtained. On the other hand, an angle-of-visibility dependency will occur in less than 5 times of the difference of elevation H whose flat-surface distance L between adjoining heights 8a is concavo-convex pattern 8g. However, with this gestalt, since the flat-surface distance L between adjoining heights 8a is set as the range from 5 times of the concavo-convex pattern 8g difference of elevation H to 20 times, while being able to suppress an angle-of-visibility dependency, the brightness of an image is also securable.

[0087] Moreover, since the thin films 11g, 2g, 3g, 4g, 6g, and 5g for concavo-convex formation are formed with this gestalt so that dispersion in the tilt angle β may become 10 or less degrees and 5 more times or less, dispersion in the tilt angle β of a side face is also 10 or less degrees and 5 more times or less in a field between each heights 8a which constitutes concavo-convex pattern 8g. For this reason, generating of the brightness unevenness resulting from dispersion in the tilt angle β can be prevented.

[0088] [the manufacture approach of TFT] — how to manufacture TFT30 of such a configuration is explained with reference to drawing 7 thru/or drawing 10. Drawing 7, drawing 8, drawing 9, and drawing 10 are the process sectional views showing the manufacture approach of the TFT array substrate 11 of this gestalt, and are equivalent to the cross section in the A-A' line of drawing 4 also in which drawing.

[0089] First, as shown in drawing 7 (A), after preparing substrate 10', such as glass [which was defecated by ultrasonic cleaning etc.], the insulator layer 11 which consists of silicon oxide for forming substrate protective coat 11a all over substrate 10' under the temperature conditions whose substrate temperature is 150 degrees C – 450 degrees C is formed in the thickness of 300nm – 500nm by the plasma-CVD method. As material gas at this time, the mixed gas of a mono silane and laughter gas, TEOS and oxygen or a disilane, and ammonia can be used, for example.

[0090] Next, substrate temperature forms in the thickness of 50nm – 100nm the semi-conductor film 1 which consists of amorphous silicon film by the plasma-CVD method all over substrate 10' under the temperature conditions which are 150 degrees C – 450 degrees C. As material gas at this time, a disilane and a mono silane can be used, for example. Next, a laser beam is irradiated to the semi-conductor film 1, and laser annealing is given. Consequently, the amorphous semi-conductor film 1 is fused once, and is crystallized through a cooling solidification process. In this case, the irradiation time of the laser beam to each field is very a short time, and to the whole substrate, since it is local, an exposure field is not heated for the whole substrate by coincidence at an elevated temperature, either. So, even if it uses a glass substrate etc. as substrate 10', deformation, a crack, etc. by heat do not arise.

[0091] Next, by using a photolithography technique for the front face of the semi-conductor film 1,

forming the resist mask 551, and etching the semi-conductor film 1 through this resist mask 551, as shown in drawing 7 (B), island-like semi-conductor film 1a (active layer) is formed.

[0092] Next, the insulator layers 2, such as silicon oxide for forming gate-dielectric-film 2a etc. in the front face of semi-conductor film 1a with a CVD method etc., are formed in the thickness of 50nm – 150nm all over substrate 10' under temperature conditions 350 degrees C or less. The mixed gas of TEOS and oxygen gas can be used for the material gas at this time. The insulator layer 2 formed here may be replaced with silicon oxide, and may be a silicon nitride.

[0093] Next, although illustration is omitted, impurity ion is driven into 1f of installation parts of semi-conductor film 1a through a predetermined resist mask, and the bottom electrode for constituting storage capacitance 60 between capacity line 3b is formed.

[0094] Next, by a spatter etc., as shown in drawing 7 (C), after forming in the thickness of 300nm – 800nm the aluminum film for forming scanning-line 3a etc., the tantalum film, the molybdenum film, or the electric conduction film 3 that consists of alloy film which uses either of these metals as a principal component all over substrate 10', the resist mask 552 is formed using a photolithography technique.

[0095] Next, as dry etching of the electric conduction film 3 is carried out and it is shown in drawing 7 (D) through the resist mask 552, scanning-line 3a (gate electrode) and capacity line 3b are formed. Under the present circumstances, it leaves 3g of thin films for concavo-convex formation which consist of electric conduction film of scanning-line 3a and this layer to the field from which it separated from the formation field of TFT30. Here, 3g of thin films for concavo-convex formation is formed in the condition of having dissociated from scanning-line 3a electrically.

[0096] Next, they are about $0.1 \times 10^{13} \text{--}/\text{cm}^2$ – about $10 \times 10^{13} \text{--}/\text{cm}^2$, using scanning-line 3a and a gate electrode as a mask at the pixel TFT section and N channel TFT section (not shown) side of a drive circuit. Impurity ion (phosphorus ion) low-concentration with a dose is driven in, and low concentration source field 1b and low concentration drain field 1c are formed in self align to scanning-line 3a. Here, since it is located just under scanning-line 3a, the part into which impurity ion was not introduced becomes channel field 1a' with semi-conductor film 1a.

[0097] Next, as shown in drawing 7 (E), in the pixel TFT section, the resist mask 553 with wide width of face is formed from scanning-line 3a (gate electrode), and they are about $0.1 \times 10^{15} \text{--}/\text{cm}^2$ – about $10 \times 10^{15} \text{--}/\text{cm}^2$ about high-concentration impurity ion (phosphorus ion). It is devoted with a dose and high concentration source field 1b and 1d of drain fields are formed.

[0098] It may replace with these impurity installation processes, the high-concentration impurity (phosphorus ion) in the condition of having formed the resist mask with width of face wider than a gate electrode, without driving in a low-concentration impurity may be driven in, and the source field and drain field of offset structure may be formed. Moreover, scanning-line 3a may be used as a mask, a high-concentration impurity may be driven in, and, of course, the source field and drain field of self aryne structure may be formed.

[0099] In addition, although illustration is omitted, and the N channel TFT section of the circumference drive circuit section is formed according to such a process, in this case, the P channel TFT section is covered with the mask. Moreover, they are about $0.1 \times 10^{15} \text{--}/\text{cm}^2$ – about $10 \times 10^{15} \text{--}/\text{cm}^2$, carrying out covering protection of the pixel section and the N channel TFT section by the resist, and using a gate electrode as a mask, in case the P channel TFT section of a circumference drive circuit is formed. By driving in boron ion with a dose, the source drain field of a P channel is formed in self align. Under the present circumstances, a gate electrode is used as a mask like the time of formation of the N channel TFT section. About $0.1 \times 10^{13} \text{--}/\text{cm}^2$ – about $10 \times 10^{13} \text{--}/\text{cm}^2$ An impurity (boron ion) low-concentration with a dose is introduced. A mask with width of face wider than a gate electrode after forming a low concentration field in the polish recon film is formed, and they are about $0.1 \times 10^{15} \text{--}/\text{cm}^2$ – about $10 \times 10^{15} \text{--}/\text{cm}^2$ about a high-concentration impurity (boron ion). It is devoted with a dose. The source field and drain field of LDD structure (the Rheydt Lee doped drain structure) may be formed. Moreover, the high-concentration impurity (phosphorus ion) in the condition of having formed the mask with width

of face wider than a gate electrode may be driven in without driving in a low-concentration impurity, and the source field and drain field of offset structure may be formed. According to these ion implantation processes, CMOS-ization is attained and the built-in of it into the same substrate of a circumference drive circuit is attained.

[0100] Next, as shown in drawing 7 (F), after forming the resist mask 554 using a photolithography technique, dry etching of the insulator layers 2 and 11 is carried out through the resist mask 554, and as shown in drawing 8 (A), it leaves the thin films 2g and 11g for concavo-convex formation respectively set to gate-dielectric-film 2a and substrate protective coat 11a from the insulator layer of this layer to the field which laps with 3g of thin films for concavo-convex formation in a lower layer side.

[0101] Next, as shown in drawing 8 (B), the insulator layers 4, such as silicon oxide for forming 1st interlayer insulation film 4a, are formed in the front-face side of scanning-line 3a with a CVD method etc. at the thickness of 300nm – 800nm. The mixed gas of TEOS and oxygen gas can be used for the material gas at this time.

[0102] Next, the resist mask 555 is formed using a photolithography technique.

[0103] Next, dry etching is performed to an insulator layer 4 through the resist mask 555, and as shown in drawing 8 (C), in 1st interlayer insulation film 4a, a contact hole is formed in the part corresponding to a source field and a drain field, respectively. Under the present circumstances, it leaves 4g of thin films for concavo-convex formation which consist of an insulator layer of 1st interlayer insulation film 4a and this layer to the field which laps with 3g of thin films for concavo-convex formation.

[0104] Next, as shown in drawing 8 (D), after forming in the thickness of 300nm – 800nm the electric conduction film 6 which consists of the aluminum film for constituting data-line 6a (source electrode) etc., the tantalum film, molybdenum film, or alloy film that uses either of these metals as a principal component by a sputter etc., the resist mask 556 is formed in the front-face side of 1st interlayer insulation film 4a using a photolithography technique.

[0105] Next, dry etching is performed on the electric conduction film 6 through the resist mask 556, and as shown in drawing 8 (E), data-line 6a and drain electrode 6b are formed. Under the present circumstances; it leaves 6g of thin films for concavo-convex formation which consist of electric conduction film of data-line 6a and this layer to the field which laps with 4g of thin films for concavo-convex formation. 6g of this thin film for concavo-convex formation is formed in the condition of having dissociated from data-line 6a electrically.

[0106] Next, as shown in drawing 9 (A), the resist mask 557 for forming a contact hole etc. in the front-face side of data-line 6a and drain electrode 6b with a CVD method etc., at 2nd interlayer insulation film 5a using a photolithography technique, after forming the insulator layers 5, such as a silicon nitride for forming 2nd interlayer insulation film 5a, in 100nm – 300nm thickness is formed.

[0107] Next, dry etching is performed to an insulator layer 5 through the resist mask 557, and as shown in drawing 9 (B), a contact hole is formed in the part corresponding to the drain electrode 14 among 2nd interlayer insulation film 5a. Under the present circumstances, it leaves 5g of thin films for concavo-convex formation which consist of an insulator layer of 2nd interlayer insulation film 5a and this layer to the field which laps with 6g of thin films for concavo-convex formation.

[0108] Next, as shown in drawing 9 (C), after applying the constituent containing perhydro polysilazane or this, it calcinates, or acrylic resin is applied and the flattening film 7 is formed in the front-face side of 2nd interlayer insulation film 5a and 5g of thin films for concavo-convex formation.

[0109] Here, since the flattening film 7 is formed from what applied the ingredient which has a fluidity, the level difference and irregularity resulting from thin films [for concavo-convex formation / 11g 2g, 3g, 4g, 6g, and 5g] existence are moderately negated in the front face of the flattening film 7, and the concavo-convex pattern of a gently-sloping configuration without an edge is formed in it. However, since an edge is certainly eliminable if the flattening film 7 is too thin while irregularity will be eliminated with the flattening film 7, if the flattening film 7 is too thick, about the thickness of the flattening film 7, it is set as the range from the 1/2 twice as many abbreviation for thin films [for concavo-convex

formation / 11g 2g, 3g, 4g, 6g, and 5g] sum total thickness as this to a twice as many abbreviation as this.

[0110] In addition, perhydro polysilazane is a kind of inorganic polysilazane and is a spreading mold coating ingredient converted into silicon oxide by calcinating in atmospheric air. For example, the polysilazane by TONEN CORP. is inorganic polymer which makes $-(SiH_2NH)-$ a unit, and is meltable to organic solvents, such as a xylene. Therefore, if it calcinates in atmospheric air at the temperature of 450 degrees C after applying with a spin coat method (for example, for 2000rpm and 20 seconds) by using the organic solvent solution (for example, 20% xylene solution) of this inorganic polymer as coating liquid, it can react with moisture and oxygen and the silicon oxide which formed membranes with the CVD method, and the precise amorphous silicon oxide more than equivalent can be obtained.

[0111] Next, after forming the resist mask 558 for forming a contact hole in the flattening film 7 using a photolithography technique, it etches into the flattening film 7 through the resist mask 558, and a contact hole is formed as shown in drawing 9 (D). In addition, after exposing and developing a direct ingredient in the photolithography when a photosensitive ingredient is used for the flattening film 7, after applying and prebaking an ingredient, the same contact hole can be obtained by carrying out postbake.

[0112] Next, by a spatter etc., as shown in drawing 10 (A), after forming the metal membrane 8 equipped with the reflexivity of the aluminum film etc. in the front face of the flattening film 7, the resist mask 559 is formed using a photolithography technique.

[0113] Next, it etches into a metal membrane 8 through the resist mask 559, and as shown in drawing 10 (B), it leaves light reflex film 8a to a predetermined field. Thus, 800 morenm [500nm or more and] or more concavo-convex pattern 8g is formed in the front face of formed light reflex film 8a of the level difference and irregularity which were formed of the thin films 11g, 2g, 3g, 4g, 6g, and 5g for concavo-convex formation, and those agenesis fields, and it has become a gently-sloping configuration without an edge with the flattening film 7 this concavo-convex pattern 8g.

[0114] Next, as shown in drawing 10 (C), after thickness forms the ITO film 9 which is 40nm – 200nm by a spatter etc., the resist mask 560 is formed in the front-face side of light reflex film 8a using a photolithography technique.

[0115] Next, it etches into the ITO film 9 through the resist mask 560, and as shown in drawing 10 (D), pixel electrode 9a electrically connected to drain electrode 6b is formed.

[0116] As shown in after an appropriate time at drawing 5 and drawing 6, the polyimide film (orientation film 12) is formed in the front-face side of pixel electrode 9a. It heats and hardens, after carrying out flexographic printing of the polyimide varnish made to dissolve 5 – 10% of the weight of polyimide, and a polyamide acid in solvents, such as butyl cellosolve and n-methyl pyrrolidone, to it (baking). And the substrate in which the polyimide film was formed is ground in the fixed direction with the puff cloth which consists of rayon system fiber, and a polyimide molecule is made to arrange in the fixed direction near the front face. Consequently, a liquid crystal molecule arranges in the fixed direction by the interaction of the liquid crystal molecule and polyimide molecule filled with later.

[0117] Thus, the TFT array substrate 10 is manufactured. In addition, at the time of the design of an exposure mask, although it is desirable that the periphery edge is formed with the flat-surface configuration which does not have an acute angle as for the thin films 11g, 2g, 3g, 4g, 6g, and 5g for concavo-convex formation, such a configuration is realizable, if die length of one side of opening is set as the following near the Ruhr limitation of an exposure machine on CAD. Moreover, since it is desirable that dispersion in the tilt angle of a side face is 5 or less times preferably 10 or less degrees between each heights 8b which constitutes concavo-convex pattern 8g, if RIE or high density plasma etching is performed among various dry etching when forming the thin film for concavo-convex formation, dispersion in the tilt angle of the side face between each heights 8b can be suppressed small.

[0118] [Gestalt 2 of operation] drawing 11 (A) and (B) are the process sectional views showing the characteristic process in the manufacture approach of the TFT array substrate of the electro-optic device concerning the gestalt 2 of operation of this invention. Drawing 12 is the sectional view

expanding and showing signs that the concavo-convex pattern was formed in the front face of the light reflex film, in the field from which it separated from the formation field of TFT for pixel switching in the electro-optic device concerning the gestalt 2 of operation of this invention. In addition, those explanation is omitted, while giving the same sign to a common part and illustrating to drawing 11 and drawing 12 , since the fundamental configuration of the gestalt of this operation and any [which is explained below] gestalt of operation is the same as that of the gestalt 1 of operation.

[0119] Although the insulator layer 4 was etched and it left 4g of thin films for concavo-convex formation with the gestalt 1 of operation as shown in drawing 8 (B) and (C) after etching insulator layers 2 and 11 and leaving the thin films 2g and 11g for concavo-convex formation, as shown in drawing 7 (F) and drawing 8 (A) Until it forms an insulator layer 4 with this gestalt, as shown in drawing 11 (A) In case insulator layers 2 and 11 are not etched but an insulator layer 4 is formed through the resist mask 555, as shown in drawing 11 (B), insulator layers 2 and 11 are etched into coincidence, and the thin films 11g, 2g, and 4g for concavo-convex formation are formed in coincidence. For this reason, according to this gestalt, as compared with the gestalt 1 of operation, a photolithography process can be reduced once.

[0120] Also when such a manufacture approach is adopted, as shown in drawing 12 , concavo-convex pattern 8g can be formed in the front face of light reflex film 8a with the level difference and irregularity which were formed of the thin films 11g, 2g, 3g, 4g, 6g, and 5g for concavo-convex formation, and those agenesis fields.

[0121] [Gestalt 3 of operation] drawing 13 (A) and (B) are the process sectional views showing the characteristic process in the manufacture approach of the TFT array substrate of the electro-optic device concerning the gestalt 3 of operation of this invention. Drawing 14 is the sectional view expanding and showing signs that the concavo-convex pattern was formed in the front face of the light reflex film, in the field from which it separated from the formation field of TFT for pixel switching in the electro-optic device concerning the gestalt 3 of operation of this invention.

[0122] Although insulator layers 2 and 11 were etched into coincidence and the thin films 11g, 2g, and 4g for concavo-convex formation were formed in coincidence with the gestalt 2 of operation as explained with reference to drawing 11 (A) and (B) With this gestalt, as shown in drawing 13 (A), it leaves semi-conductor film 1a'' of semi-conductor film 1a' of TFT30, and this layer to the field equivalent to concavo-convex pattern 8g [of a light reflex film 8a front face] crevice 8c. In this condition As shown in drawing 13 (B), dry etching of the insulator layer 4 is carried out, and 4g of thin films for concavo-convex formation is formed.

[0123] Thus, since the insulator layer 11 from which semi-conductor film 1a'' functions as an etching stopper, and constitutes substrate protective coat 11a will not be etched as shown in drawing 14 if constituted, it can leave the substrate protective coat 11 all over the TFT array substrate 10.

[0124] Moreover, with this gestalt, concavo-convex pattern 8g can be formed in the front face of light reflex film 8a with the level difference and irregularity which were formed of the thin films 3g, 4g, 6g, and 5g for concavo-convex formation; and those agenesis fields.

[0125] [Gestalt 4 of operation] drawing 15 is the sectional view expanding and showing signs that the concavo-convex pattern was formed in the front face of the light reflex film, in the field from which it separated from the formation field of TFT for pixel switching in the electro-optic device concerning the gestalt 4 of operation of this invention.

[0126] Since the thin films 11g, 2g, 3g, 4g, 6g, and 5g for concavo-convex formation were formed with the gestalt 1 of operation, respectively so that the core might be in agreement as shown in drawing 6 , In concavo-convex pattern 8g formed in the front face of light reflex film 8a, although the inclination of the side face of each heights 8a was symmetrical to the core of heights 8a and the reflected light was isotropic With this gestalt, as shown in drawing 15 R> 5, the core is made in agreement about the thin films 11g, 2g, 3g, 4g, and 5g for concavo-convex formation, and the center position is shifted in the direction of clear vision about 6g of thin films for concavo-convex formation from the thin films [for concavo-convex formation / 11g, 2g, 3g, 4g, and 5g] center position. For this reason, the core of the

concave pattern by which opening was carried out to the convex pattern with which the electric conduction film was left behind, and the insulator layer is distributed asymmetrically superficially.

[0127] Thus, when constituted, in concavo-convex pattern 8g formed in the front face of light reflex film 8a, the inclination of the side face of each heights 8a becomes unsymmetrical to the core of heights 8a, and the reflected light will be tintured with anisotropy. Therefore, the grace of a display can be raised using this anisotropy. That is, in the example shown in drawing 15, the brightness of the whole image can be raised in each heights 8a which constitutes concavo-convex pattern 8g, maintaining the brightness by the side of the direction of clear vision, since the one where the inclination of a side face is steeper was suitable in the direction of clear vision, and the dispersion component to the direction of clear vision was strengthened.

[0128] [Gestalt 5 of operation] drawing 16 is the sectional view expanding and showing signs that the concavo-convex pattern was formed in the front face of the light reflex film, in the field from which it separated from the formation field of TFT for pixel switching in the electro-optic device concerning the gestalt 5 of operation of this invention.

[0129] In carrying out un-isotropic ** of the reflected light from light reflex film 8a, as shown in drawing 16, a mutual core is made in agreement about the thin films 11g, 2g, 4g, and 5g for concavo-convex formation, and the center position may be shifted in the direction of clear vision produced from a thin films [for concavo-convex formation / 11g, 2g, 4g, and 5g] center position by rubbing processing about the thin films 3g and 6g for concavo-convex formation. Thus, a configuration distributes superficially asymmetrically the core of the concave pattern by which opening was carried out to the convex pattern with which the electric conduction film was left behind, and the insulator layer.

[0130] Thus, also when constituted, in concavo-convex pattern 8g formed in the front face of light reflex film 8a, the inclination of the side face of each heights 8a becomes unsymmetrical to the core of heights 8a, and the reflected light will be tintured with anisotropy. Therefore, the brightness of the whole image can be raised, maintaining the brightness by the side of the direction of clear vision like this gestalt, in each heights 8a which constitutes concavo-convex pattern 8g, since the dispersion component to the direction of clear vision was strengthened when making the one where the inclination of a side face is steeper turn to in the direction of clear vision.

[0131] [Gestalt 6 of operation] drawing 17 is the sectional view of the electro-optic device concerning the gestalt 6 of operation of this invention:

[0132] With the gestalten 1-5 of operation, although TFT30 for pixel switching formed in each pixel 100a was the poly-Si TFT of a forward stagger mold or a KOPURANA mold, as shown in drawing 17, TFT, an amorphous silicon TFT, etc. of a reverse stagger mold may use TFT of other formats for pixel switching.

[0133] thus, also when constituted, as shown in drawing 17, in the TFT array substrate 10, in the field from which it separated from the formation field of TFT30 of a reverse stagger mold 3g of thin films for crevice formation which consist of electric conduction film of scanning-line 3a (gate electrode) and this layer, If 6g of thin films for crevice formation which consist of 2g of thin films for crevice formation which consist of an insulator layer of gate-dielectric-film 2a and this layer, and electric conduction film of data-line 6a and this layer is alternatively formed in a predetermined pattern Concavo-convex pattern 8g can be formed in the front face of light reflex film 8a with the level difference and irregularity which were produced by those formation fields and agenesis fields.

[0134] Although the electro-optic device 100 of [application on the electronic equipment of an electro-optic device] thus the constituted reflective mold, or a transfective and a half reflective mold can be used as a display of various kinds of electronic equipment, it explains the example with reference to drawing 18, drawing 19, and drawing 20 :

[0135] 18 is the block diagram showing the circuitry of electronic equipment using the electro-optic device concerning this invention as an indicating equipment.

[0136] In drawing 18, electronic equipment has the source 70 of a display information output, the display information processing circuit 71, a power circuit 72, a timing generator 73, and liquid crystal

equipment 74. Moreover, liquid crystal equipment 74 has the liquid crystal display panel 75 and the drive circuit 76. As liquid crystal equipment 74, the electro-optic device 100 mentioned above can be used.

[0137] The source 70 of a display information output is equipped with the tuning circuit which carries out the alignment output of storage units, such as memory, such as ROM (Read Only Memory) and RAM (Random Access Memory), and various disks, and the digital picture signal, and supplies the display information of the picture signal of a predetermined format etc. to the display information processing circuit 71 based on various kinds of clock signals generated by the timing generator 73.

[0138] The display information processing circuit 71 is equipped with the various circuits of common knowledge, such as a serial-parallel conversion circuit, and magnification and an inverter circuit, a rotation circuit, a gamma correction circuit, a clamping circuit, performs processing of display information in which it inputted, and supplies the picture signal to the drive circuit 76 with a clock signal CLK. A power circuit 72 supplies a predetermined electrical potential difference to each component.

[0139] Drawing 19 shows the personal computer of the mobile mold which is 1 operation gestalt of the electronic equipment concerning this invention. The personal computer 80 shown here has the body section 82 equipped with the keyboard 81, and the liquid crystal display unit 83. The liquid crystal display unit 83 is constituted including the electro-optic device 100 mentioned above.

[0140] Drawing 20 shows the portable telephone which are other operation gestalten of the electronic equipment concerning this invention. The portable telephone 90 shown here has two or more manual operation buttons 91 and the display which consists of an electro-optic device 100 mentioned above.

[0141]

[Effect of the Invention] As above, by this invention, it forms in the field which laps with the light reflex film and a flat-surface target in by the side of the lower layer of the light reflex film alternatively by the predetermined pattern by using the thin film of each wiring, and an at least one layer in an insulator layer and this layer as the thin film for concavo-convex formation, and a concavo-convex pattern is formed in the front face of the light reflex film using the level difference and irregularity resulting from the existence of this thin film formation for concavo-convex formation. Here, neither wiring nor an insulator layer is concerned with whether irregularity is given to the light reflex film, but it is formed, and they are surely formed by carrying out patterning using a photolithography technique, after forming a predetermined thin film in the whole front face of a substrate. For this reason, the process which forms wiring and an insulator layer can be used as it is, and the thin film for concavo-convex formation of they and this layer can be alternatively formed by the predetermined pattern. Therefore, the light reflex film to which a membrane formation process is added and which was equipped with the optical diffusion function, without adding can be formed. Moreover, since it is also easy to avoid the field which forms an active component and to form the thin film for concavo-convex formation on a substrate, there is no trouble in performing micro processing for forming an active component.

[Translation done.]

* NOTICES *

JPO and NCIP are not responsible for any damages caused by the use of this translation.

1.This document has been translated by computer. So the translation may not reflect the original precisely.

2.**** shows the word which can not be translated.

3.In the drawings, any words are not translated.

DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]

[Drawing 1] It is a top view when seeing an electro-optic device from an opposite substrate side.

[Drawing 2] It is a sectional view in the H-H' line of drawing 1.

[Drawing 3] In an electro-optic device, they are representative circuit schematics formed in two or more pixels arranged in the shape of a matrix, such as various components and wiring.

[Drawing 4] In the electro-optic device concerning the gestalt 1 of operation of this invention, it is the top view showing the configuration of each pixel formed in the TFT array substrate.

[Drawing 5] It is a sectional view when cutting in the location which is equivalent to the A-A' line of drawing 4 in the electro-optic device concerning the gestalt 1 of operation of this invention.

[Drawing 6] In the electro-optic device shown in drawing 5, it is the sectional view expanding and showing signs that the concavo-convex pattern was formed in the front face of the light reflex film, in the field from which it separated from the formation field of TFT for pixel switching.

[Drawing 7] (A) - (F) is the process sectional view showing the manufacture approach of the TFT array substrate of the electro-optic device concerning the gestalt 1 of operation of this invention.

[Drawing 8] (A) - (E) is the process sectional view of each process performed following the process shown in drawing 7 in the manufacture approach of the TFT array substrate of the electro-optic device concerning the gestalt 1 of operation of this invention.

[Drawing 9] (A) - (D) is the process sectional view of each process performed following the process shown in drawing 8 in the manufacture approach of the TFT array substrate of the electro-optic device concerning the gestalt 1 of operation of this invention.

[Drawing 10] (A) - (D) is the process sectional view of each process performed following the process shown in drawing 9 in the manufacture approach of the TFT array substrate of the electro-optic device concerning the gestalt 1 of operation of this invention.

[Drawing 11] (A) and (B) are the process sectional views showing the characteristic process in the manufacture approach of the TFT array substrate of the electro-optic device concerning the gestalt 2 of operation of this invention.

[Drawing 12] In the electro-optic device concerning the gestalt 2 of operation of this invention, it is the sectional view expanding and showing signs that the concavo-convex pattern was formed in the front face of the light reflex film, in the field from which it separated from the formation field of TFT for pixel switching.

[Drawing 13] (A) and (B) are the process sectional views showing the characteristic process in the manufacture approach of the TFT array substrate of the electro-optic device concerning the gestalt 3 of operation of this invention.

[Drawing 14] In the electro-optic device concerning the gestalt 3 of operation of this invention, it is the sectional view expanding and showing signs that the concavo-convex pattern was formed in the front face of the light reflex film, in the field from which it separated from the formation field of TFT for pixel switching.

[Drawing 15] In the electro-optic device concerning the gestalt 4 of operation of this invention, it is the sectional view expanding and showing signs that the concavo-convex pattern was formed in the front face of the light reflex film, in the field from which it separated from the formation field of TFT for pixel switching.

[Drawing 16] In the electro-optic device concerning the gestalt 5 of operation of this invention, it is the sectional view expanding and showing signs that the concavo-convex pattern was formed in the front face of the light reflex film, in the field from which it separated from the formation field of TFT for pixel switching.

[Drawing 17] It is the sectional view of the electro-optic device concerning the gestalt 6 of operation of

this invention.

[Drawing 18] It is the block diagram showing the circuitry of electronic equipment using the electro-optic device concerning this invention as an indicating equipment.

[Drawing 19] It is the explanatory view showing the personal computer of the mobile mold as 1 operation gestalt of electronic equipment using the electro-optic device concerning this invention.

[Drawing 20] It is the explanatory view of the portable telephone as 1 operation gestalt of electronic equipment using the electro-optic device concerning this invention.

[Drawing 21] It is the sectional view of the conventional electro-optic device.

[Description of Notations]

1a Semi-conductor film

1a' Field for channel formation

1b Low concentration source field

1c Low concentration drain field

1d High concentration source field

1e High concentration drain field

2a Gate dielectric film

2g Gate dielectric film and thin film for concavo-convex formation of this layer

3a Scanning line

3b Capacity line

3g Thin film for concavo-convex formation of the scanning line and this layer

4a The 1st interlayer insulation film

4g The 1st interlayer insulation film and thin film for concavo-convex formation of this layer

5a The 2nd interlayer insulation film

5g The 2nd interlayer insulation film and thin film for concavo-convex formation of this layer

6a Data line

6g Thin film for concavo-convex formation of the data line and this layer.

7 Flattening Film

8a Light reflex film

8b Heights of a concavo-convex pattern

8c The crevice of a concavo-convex pattern

8g Concavo-convex pattern of a light reflex film front face

9a Pixel electrode

10 TFT Array Substrate

11a Substrate protective coat

11g A substrate protective coat and thin film for concavo-convex formation of this layer

20 Opposite Substrate

21 Counterelectrode

23 Light-shielding Film

30 TFT for Pixel Switching

50 Liquid Crystal

53 Circumference Abandonment

60 Storage Capacitance

100 Electro-optic Device

100a Pixel

[Translation done.]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2002-323705

(P2002-323705A)

(43) 公開日 平成14年11月8日 (2002.11.8)

(51) Int.Cl.⁷

識別記号

F I

テマコード* (参考)

G 0 2 F 1/1368

G 0 2 F 1/1368

2 H 0 9 1

1/1335

5 0 0

1/1335

5 0 0

2 H 0 9 2

5 2 0

5 2 0

5 C 0 5 8

G 0 9 F 9/30

G 0 9 F 9/30

3 3 0 Z

5 C 0 9 4

3 3 8

3 3 8

5 F 1 1 0

審査請求 未請求 請求項の数39 OL (全 23 頁) 最終頁に続く

(21) 出願番号 特願2001-128053(P2001-128053)

(71) 出願人 000002369

セイコーエプソン株式会社

東京都新宿区西新宿2丁目4番1号

(22) 出願日 平成13年4月25日 (2001.4.25)

(72) 発明者 小橋 裕

長野県諏訪市大和3丁目3番5号 セイコ

ーエプソン株式会社内

(74) 代理人 100095728

弁理士 上柳 雅彦 (外1名)

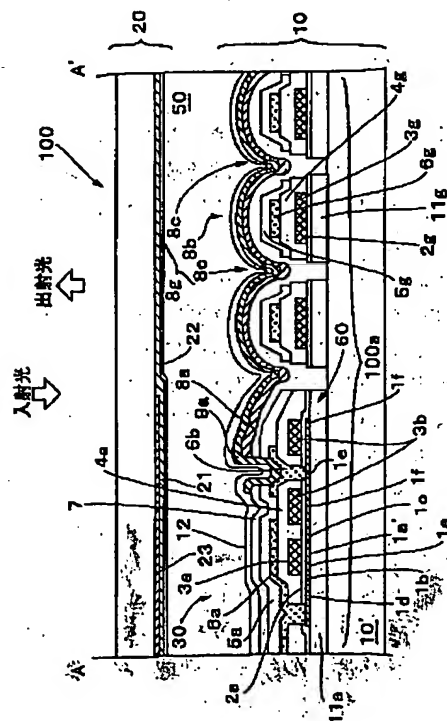
最終頁に続く

(54) 【発明の名称】 電気光学装置および電子機器

(57) 【要約】

【課題】 製造コストの増大を最小限に抑えながら、光拡散機能を備えた光反射膜を好適な状態に形成することのできる電気光学装置、およびそれを備えた電子機器を提供すること。

【解決手段】 アクティブマトリクス型の反射型あるいは半透過・半反射型の電気光学装置100において、アレイ基板10では、光反射膜8aの表面には、下地保護膜11a、ゲート絶縁膜2a、走査線3a、第1層間絶縁膜4a、データ線6a、第2層間絶縁膜5aと同層の薄膜が所定パターンで残された凹凸形成用薄膜11g、2g、3g、4g、6g、5gの段差や凹凸によって形成された凹凸パターン8gが形成されているので、対向基板20から入射した光を拡散させながら、対向基板20に向けて反射させることができる。



(2)

【特許請求の範囲】

【請求項1】 電気光学物質を挟持する基板には、各画素毎に少なくとも、一つ又は複数の配線に電氣的に接続する画素スイッチング用のアクティブ素子と、光反射膜とを備えた電気光学装置において、

前記光反射膜の下層側のうち、当該光反射膜と平面的に重なる領域には、前記一つ又は複数の配線、およびそれらの配線の層間又は上層又は下層に形成された絶縁膜のうちの少なくとも1層と同層の薄膜が所定のパターンで選択的に形成された凹凸形成用薄膜と、当該凹凸形成用薄膜の非形成領域とが設けられ、

前記光反射膜の表面には、前記凹凸形成用薄膜の形成領域と非形成領域とによって凹凸パターンが形成されていることを特徴とする電気光学装置。

【請求項2】 請求項1において、前記光反射膜の下層側、かつ、前記凹凸形成用薄膜の上層側には平坦化膜が形成されていることを特徴とする電気光学装置。

【請求項3】 請求項2において、前記平坦化膜の平均膜厚は、前記凹凸パターンの高低差の1/2倍から2倍までの範囲であることを特徴とする電気光学装置。

【請求項4】 請求項1ないし3のいずれかにおいて、前記凹凸形成用薄膜には、少なくとも、前記配線のうち一つと同層の導電膜が含まれていることを特徴とする電気光学装置。

【請求項5】 請求項4において、前記配線のうちの一つと同層の導電膜からなる前記凹凸形成用薄膜は、前記配線と電氣的に分離されていることを特徴とする電気光学装置。

【請求項6】 請求項1ないし5のいずれかにおいて、前記アクティブ素子は、薄膜トランジスタ又は薄膜ダイオード素子であり、前記配線のうちの一つは、走査線であることを特徴とする電気光学装置。

【請求項7】 請求項1ないし5のいずれかにおいて、前記アクティブ素子は薄膜トランジスタであり、前記配線のうちの一つは、データ線であることを特徴とする電気光学装置。

【請求項8】 請求項1ないし5のいずれかにおいて、前記アクティブ素子は薄膜トランジスタであり、前記配線は走査線ならびにデータ線をともに含み、前記凹凸形成用薄膜は、走査線とデータ線のそれぞれと同一の層よりなる導電膜をともに含むことを特徴とする電気光学装置。

【請求項9】 請求項4ないし8のいずれかにおいて、前記導電膜の膜厚は、それぞれ500nm以上を有することを特徴とする電気光学装置。

【請求項10】 請求項4ないし9のいずれかにおいて、前記導電膜は、少なくとも厚さ寸法の1/2に相当する部分がアルミニウム膜、タンタル膜、モリブデン膜、またはこれらの金属のいずれかを主成分とする合金

膜からなることを特徴とする電気光学装置。

【請求項11】 請求項4ないし10のいずれかにおいて、前記導電膜は、ドライエッチング法によって加工されたことを特徴とする電気光学装置。

【請求項12】 請求項1ないし11のいずれかにおいて、前記凹凸形成用薄膜には、少なくとも、絶縁膜が含まれていることを特徴とする電気光学装置。

【請求項13】 請求項12において、前記絶縁膜には、アクティブ素子ならびに配線より下層に形成されている下地保護膜と同一の層よりなる絶縁層が含まれていることを特徴とする電気光学装置。

【請求項14】 請求項12または13において、前記配線が複数であり、前記絶縁膜には、それら複数の配線間を電氣的に絶縁する層間絶縁膜と同一の層よりなる絶縁層が含まれていることを特徴とする電気光学装置。

【請求項15】 請求項12ないし14のいずれかにおいて、前記絶縁膜には、前記配線の上層に形成されている保護絶縁膜と同一の層よりなる絶縁層が含まれていることを特徴とする電気光学装置。

【請求項16】 請求項12ないし15のいずれかにおいて、前記絶縁膜は、少なくとも厚さ寸法の1/2に相当する部分がシリコン酸化膜からなることを特徴とする電気光学装置。

【請求項17】 請求項16において、前記絶縁膜は、ドライエッチング法により形成されてなることを特徴とする電気光学装置。

【請求項18】 請求項14ないし17のいずれかにおいて、前記アクティブ素子は薄膜トランジスタであり、前記凹凸形成用薄膜の下層には、前記薄膜トランジスタの能動層と同層の半導体膜が平面的に重なっていることを特徴とする電気光学装置。

【請求項19】 請求項1ないし18のいずれかにおいて、前記凹凸パターンは、隣接する凸部が20μm以下の平面距離をもって繰り返されている領域を有しないことを特徴とする電気光学装置。

【請求項20】 請求項1ないし19のいずれかにおいて、前記凹凸パターンの高低差は、500nm以上であることを特徴とする電気光学装置。

【請求項21】 請求項20において、前記凹凸パターンの高低差は、800nm以上であることを特徴とする電気光学装置。

【請求項22】 請求項1ないし21のいずれかにおいて、前記凹凸形成用薄膜は、外周縁が鋭角を有しない平面形状をもって形成されていることを特徴とする電気光学装置。

【請求項23】 請求項22において、前記凹凸形成用薄膜は、使用されているフォトリソグラフィ装置の解像度の2倍以下の長さよりなる多角形として描画されたマスクを用いて形成されてなることを特徴とする電気光学

(3)

3

装置。

【請求項 2 4】 請求項 1 ないし 2 3 のいずれかにおいて、前記凹凸パターンを構成する凸部および凹部は、いずれも、基板に対する傾斜角が 3 度以下の平坦部分の平面寸法が $10\ \mu\text{m}$ 以下であることを特徴とする電気光学装置。

【請求項 2 5】 請求項 1 ないし 2 4 のいずれかにおいて、前記凹凸パターンは、隣接する凸部間の平面距離が前記凹凸パターンの高低差の 5 倍から 20 倍までの範囲であることを特徴とする電気光学装置。

【請求項 2 6】 請求項 1 ないし 2 5 のいずれかにおいて、前記凹凸パターンを構成する各凸部の間で側面の傾斜角のばらつきが面内で 10 度以下であることを特徴とする電気光学装置。

【請求項 2 7】 請求項 2 6 において、前記凹凸パターンを構成する各凸部の間で側面の傾斜角のばらつきが面内で 5 度以下であることを特徴とする電気光学装置。

【請求項 2 8】 請求項 1 ないし 2 7 のいずれかにおいて、前記凹凸パターンを構成する各凸部は、側面の傾斜が当該凸部の中心に対して非対称であることを特徴とする電気光学装置。

【請求項 2 9】 請求項 2 8 において、前記凹凸パターンを構成する各凸部は、側面の傾きが急峻な方が明視方向を向いていることを特徴とする電気光学装置。

【請求項 3 0】 請求項 2 8 または 2 9 において、前記凹凸形成用薄膜は、少なくとも複数の導電膜からなり、それら複数の導電膜の残された凸パターンは、相互に少なくとも部分的には平面的に重なっており、かつ、重なり

【請求項 3 1】 請求項 2 8 ないし 3 0 のいずれかにおいて、前記凹凸形成用薄膜は、少なくとも複数の絶縁膜からなり、

それら複数の絶縁膜に開口された凹パターンは、少なくとも部分的には平面的に重なっており、かつ、重なり

【請求項 3 2】 請求項 2 8 ないし 3 1 のいずれかにおいて、前記凹凸形成用薄膜は、少なくとも一つの絶縁膜と少なくとも一つの導電膜からなり、前記導電膜の残された凸パターンと前記絶縁膜に開口された凹パターンの中心が平面的に非対称に分布することを特徴とする電気光学装置。

【請求項 3 3】 請求項 1 ないし 3 2 のいずれかにおいて、前記凹凸形成用薄膜は、前記凹凸パターンを構成する凸部の下層側の残しパターンが上層側の残しパターンより常に外側に形成されてなり、前記凹凸パターンを構成する凹部の下層側の開口パターンが上層側の開口パターンより内側に形成されてなる順テーパ形状を有していることを特徴とする電気光学装置。

4

【請求項 3 4】 請求項 3 3 において、前記凹凸形成用薄膜は、少なくとも複数の導電膜からなり、より上層で導電膜が残された凸パターンは、下層で導電膜が残された凸パターンの形成領域の内側領域に常に形成されていることを特徴とする電気光学装置。

【請求項 3 5】 請求項 3 3 または 3 4 において、前記凹凸形成用薄膜は、少なくとも複数の絶縁膜からなり、より下層で絶縁膜に開口された凹パターンは上層の絶縁膜に形成された凸パターンの形成領域の内側領域に常に形成されていることを特徴とする電気光学装置。

【請求項 3 6】 請求項 1 ないし 3 5 において、前記凹凸形成用薄膜は、少なくとも一つの絶縁膜と少なくとも一つの導電膜からなり、

前記導電膜の残された凸パターンと前記絶縁膜に開口された凹パターンは相互に平面的に重なり合う部分を有さないことを特徴とする電気光学装置。

【請求項 3 7】 請求項 1 ないし 3 6 において、前記凹凸形成用薄膜は、複数の絶縁膜または導電膜からなり、各絶縁膜または導電膜は、膜厚が $800\ \text{nm}$ 以下であることを特徴とする電気光学装置。

【請求項 3 8】 請求項 1 ないし 3 7 のいずれかにおいて、前記電気光学物質は、液晶であることを特徴とする電気光学装置。

【請求項 3 9】 請求項 1 ないし 3 8 のいずれかに規定する電気光学装置を表示装置として用いたことを特徴とする電子機器。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、電気光学装置、およびそれを用いた電子機器に関するものである。さらに詳しくは、当該電気光学装置における画素の構成に関するものである。

【0002】

【従来の技術】 液晶装置などの電気光学装置は、各種機器の直視型の表示装置として用いられている。このような電気光学装置のうち、画素スイッチング用の非線形素子として TFT を用いたアクティブマトリクス型の液晶装置では、図 2.1 に示すように、電気光学物質としての液晶 50 を挟持する TFT アレイ基板 10 および対向基板 20 のうち、TFT アレイ基板 10 の方には、画素スイッチング用の TFT (薄膜トランジスタ/Thin Film Transistor) 30 と、この TFT 30 を介してデータ線 6a に電気的に接続する ITO 膜などの透明導電性膜からなる画素電極 9a とが形成されている。

【0003】 液晶装置のうち、反射型あるいは半透過・半反射型のものでは、対向基板 20 の側から入射してきた外光を対向基板 20 の方に向けて反射するための光反射膜 8a が画素電極 9a の下層側に形成され、対向基板 20 から入射した光を TFT アレイ基板 10 の側で反射

(4)

5

し、対向基板10側から出射された光によって画像を表示する方式が主流である。なお、対向基板20の側に光反射膜を形成することにより、TFTアレ基板10側から入射した外光を対向基板20側で反射し、TFTアレ基板10側から出射された光によって画像を表示することも可能であるが、このような構成の場合、TFTアレ基板10を光が透過することになるため、TFT30の形成領域などでは光が透過しないので、明るい表示を行うという点で不利である。また、アレ基板10、対向基板20の液晶50と逆側に反射板を設ける構造も考えられるが、明るさと視差の問題から表示品質は上記のような内面電極構造に比べて一般的にかなり落ちる。

【0004】このような反射型あるいは半透過・半反射型の液晶装置において、光反射膜8aで反射された光の方向性が強いと、画像をみる角度で明るさが異なるなどの視野角依存性が顕著に出てくる。そこで、従来は、液晶装置を製造する際、第2層間絶縁膜5a（表面保護膜）の表面に、アクリル樹脂などといった感光性樹脂を800nm～1500nmの厚さに塗布した後、この感光性樹脂をフォトリソグラフィ技術を用いてパターンニングすることによって、光反射膜8aの下層側のうち、光反射膜8aと平面的に重なる領域に、凹凸形成用感光性樹脂層13を所定のパターンで選択的に残すことにより、その上層側に形成される光反射膜8aの表面に凹凸パターン8gを形成している。

【0005】このため、対向基板20から入射した光は、光反射膜8aの表面で、拡散しながら反射して対向基板20に向かうので、液晶装置で表示される画像の視野角依存性を抑えることができる。

【0006】なお、ここでは、画素スイッチング用のアクティブ素子としてTFTを例として示したが、アクティブ素子としてMIM (Metal Insulator Metal) 素子などの薄膜ダイオード素子 (TFD素子/Thin Film Diode素子) を用いても一向に構わない。

【0007】

【発明が解決しようとする課題】しかしながら、従来の液晶装置のように、凹凸形成用感光性樹脂層13によって光反射膜8aの表面に凹凸パターン8gを形成する方法では、感光性樹脂を塗布する工程を追加しなければならないため、製造コストが増大するという問題点がある。また、この塗布した感光性樹脂をフォトリソグラフィ技術を用いて凹凸形成用感光性樹脂層13として選択的に残すための工程も追加する必要があるため、製造コストが増大するという問題点がある。

【0008】以上の問題点に鑑みて、本発明の課題は、製造コストの増大を最小限に抑えながら、光拡散機能を備えた光反射膜を好適な状態に形成することのできる電気光学装置、およびそれを備えた電子機器を提供するこ

6

とにある。

【0009】

【課題を解決するための手段】上記課題を解決するために、本発明では、電気光学物質を挟持する基板には、各画素毎に少なくとも、一つ又は複数の配線に電氣的に接続する画素スイッチング用のアクティブ素子と、光反射膜とを備えた電気光学装置において、前記光反射膜の下層側のうち、当該光反射膜と平面的に重なる領域には、前記一つ又は複数の配線、およびそれらの配線の層間又は上層又は下層に形成された絶縁膜のうちの少なくとも1層と同層の薄膜が所定のパターンで選択的に形成された凹凸形成用薄膜と、当該凹凸形成用薄膜の非形成領域とが設けられ、前記光反射膜の表面には、前記凹凸形成用薄膜の形成領域と非形成領域とによって凹凸パターンが形成されていることを特徴とする。

【0010】本発明では、光反射膜の下層側のうち、光反射膜と平面的に重なる領域には、前記一つ又は複数の配線、およびそれらの配線の層間又は上層又は下層に形成された絶縁膜のうちの少なくとも1層と同層の薄膜を凹凸形成用薄膜として所定のパターンで選択的に形成し、この凹凸形成用薄膜形成の有無に起因する段差、凹凸を利用して、光反射膜の表面に凹凸パターンを形成する。ここで、前記一つ又は複数の配線およびそれらの配線の層間又は上層又は下層に形成された絶縁膜は、光反射膜に凹凸を付すか否かに関わらず、必ず、形成されているもので、それらは、基板の表面全体に所定の薄膜を形成した後、フォトリソグラフィ技術を用いてパターンニングなどの方法により形成されるものである。このため、前記一つ又は複数の配線およびそれらの配線の層間又は上層又は下層に形成された絶縁膜を形成する工程をそのまま援用して、それらと同層の凹凸形成用薄膜を所定のパターンで選択的に形成することができる。従って、成膜工程を追加することなく、光拡散機能を備えた光反射膜を形成することができる。また、基板上にアクティブ素子を形成する領域を避けて凹凸形成用薄膜を形成することも容易であるので、アクティブ素子を形成するための微細加工を行うのに支障がない。

【0011】なお、ここでいうアクティブ素子は、MIM構造などを備えるTFD素子などといった非線形2端子素子であってもよいし、TFTであってもよい。また、TFTであれば、アモルファスSiを能動層に用いても、ポリシリコンSiを能動層に用いても構わないし、逆スタガ型、順スタガ型、コプレーナー型いずれの構造であっても差し支えない。

【0012】本発明において、前記光反射膜の下層側、かつ、前記凹凸形成用薄膜よりも上層側には平坦化膜が形成されていることが好ましい。このように構成すると、凹凸形成用薄膜の有無に起因する段差や凹凸が、平坦化膜によってエッジのない、なだらかな形状になって光反射膜の表面に凹凸パターンとして反映されるので、

(5)

エッジに起因する視野角依存性の発生を防止することができる。

【0013】ここで、前記平坦化膜の平均膜厚は、前記凹凸パターンにおける高低差の1/2倍から2倍までの範囲であることが好ましい。前記平坦化膜の平均膜厚が凹凸パターンの高低差の2倍を超えると、平坦化膜によって凹凸が消去されてしまい、正反射成分が強すぎて、明るい画像が得られる代わりに画像の視野角依存性が強まってしまう。これに対して、前記平坦化膜の膜厚が凹凸パターンの高低差の1/2倍未満では、平坦化膜によってエッジを確実に消去できず、エッジに起因する視野角依存性が発生してしまう。それ故、前記平坦化膜の膜厚を前記凹凸パターンにおける高低差の1/2倍から2倍までの範囲に設定すると、視野角依存性を抑えることができる。ととも、画像の明るさも確保することができる。

【0014】本発明において、前記凹凸形成用薄膜は、1層のみであってもよいが、2層以上、形成されていることが好ましい。光反射膜の表面に十分な高低差を有する凹凸パターンを形成するには、可視光領域の波長と同等の厚さを有した凹凸形成用薄膜を形成する必要があるが、通常、TFTにはそれほど分厚い薄膜が形成されない。しかるに、前記凹凸形成用薄膜を2層以上、形成すれば、薄膜が薄い場合でも、光反射膜の表面に十分な高低差を有する凹凸パターンを形成することができる。

【0015】本発明においては、例えば、前記凹凸形成用薄膜には、少なくとも、前記配線のうち一つと同層の導電膜が含まれている構成を採用することができる。この場合、前記配線のうちの一つと同層の導電膜からなる前記凹凸形成用薄膜は、前記配線と電気的に分離されていることが好ましい。

【0016】本発明において、前記アクティブ素子は、例えば、TFT又はTFD素子であり、この場合、前記配線のうちの一つは走査線である。

【0017】本発明において、前記アクティブ素子がTFTである場合、前記凹凸形成用薄膜には、少なくとも、走査線またはゲート電極と同層の導電膜が含まれている。このような走査線やゲート電極は、基板の表面全体に導電膜を形成した後、フォトリソグラフィ技術を用いてパターンニングすることにより形成されるものである。このため、走査線またはゲート電極を形成する工程をそのまま援用して、走査線またはゲート電極と同層の凹凸形成用薄膜を所定のパターンで選択的に形成することができるので、光反射膜の表面に凹凸パターンを形成するのに新たな工程を追加する必要がない。

【0018】この場合、前記走査線または前記ゲート電極と同層の導電膜からなる前記凹凸形成用薄膜を、前記走査線および前記ゲート電極と電気的に分離しておき、走査線が凹凸形成用薄膜を介して他の構成要素と短絡状態になる、あるいは容量結合をおこすことを防止するこ

8

とが好ましい。

【0019】本発明において、前記アクティブ素子がTFTである場合、前記凹凸形成用薄膜には、少なくとも、データ線またはソース電極と同層の導電膜が含まれている構成を採用することができる。このようなデータ線やソース電極も、走査線やゲート電極と同様、基板の表面全体に導電膜を形成した後、フォトリソグラフィ技術を用いてパターンニングすることにより形成されるものである。このため、ソース電極を形成する工程をそのまま援用して、データ線またはソース電極と同層の凹凸形成用薄膜を所定のパターンで選択的に形成することができるので、光反射膜の表面に凹凸パターンを形成するのに新たな工程を追加する必要がない。

【0020】この場合、例えば、前記データ線および前記ソース電極と同層の導電膜からなる前記凹凸形成用薄膜を、前記データ線および前記ソース電極と電気的に分離しておき、データ線やソース電極が凹凸形成用薄膜を介して他の構成要素と短絡状態になることを防止することが好ましい。

【0021】このような構成を採用する場合、前記導電膜の膜厚は、それぞれ500nm以上であることが好ましい。

【0022】本発明において、前記導電膜は、少なくとも膜厚寸法の1/2に相当する部分がアルミニウム膜、タンタル膜、モリブデン膜、またはこれらの金属のいずれかを主成分とする合金膜からなることが好ましい。また、これらの導電膜は、ドライエッチングにより加工されることが好ましい。前記凹凸形成用薄膜を導電膜から形成する場合、この導電膜を分厚く形成することになるが、このような金属材料であれば、膜の応力が比較的低い上に成膜速度が速く、かつ、ドライエッチングによりテーパー形状を容易に制御しながらパターンニングできるという利点がある。

【0023】本発明において、前記凹凸形成用薄膜には、少なくとも、絶縁膜が含まれている構成を採用してもよい。

【0024】本発明において、前記アクティブ素子が薄膜トランジスタである場合には、前記凹凸形成用薄膜には、例えば、少なくとも、前記絶縁膜としてのゲート・ソース間の絶縁のための層間絶縁膜が含まれている構成を採用すればよい。このような層間絶縁膜は、基板の表面全体に絶縁膜を形成した後、フォトリソグラフィ技術を用いてパターンニングしてコンタクトホールが形成されるものである。このため、層間絶縁膜およびコンタクトホールを形成する工程をそのまま援用して、層間絶縁膜と同層の凹凸形成用薄膜を所定のパターンで選択的に形成することができるので、光反射膜の表面に凹凸パターンを形成するのに新たな工程を追加する必要がない。

【0025】本発明において、前記凹凸形成用薄膜には、例えば、前記絶縁膜として前記アクティブ素子の下

9

層側に形成された下地保護膜が含まれている構成であってもよい。この下地保護膜は、アクティブ素子ならびに配線を保護するために形成されているものであるため、凹凸形成用薄膜を形成する場合でも、成膜工程を追加する必要がない。また、下地保護膜の上層側には、ゲート絶縁膜や層間絶縁膜が形成されるので、これらのゲート絶縁膜や層間絶縁膜にコンタクトホールを形成する際、その工程をそのまま援用して、下地保護膜をパターンニングすることが可能である。それ故、他の工程を援用して下地保護膜と同層の凹凸形成用薄膜を所定のパターンで選択的に形成することも可能であるので、光反射膜の表面に凹凸パターンを形成するのに新たな工程を一切、追加する必要がない。

【0026】本発明において、前記凹凸形成用薄膜には、例えば、前記絶縁膜として前記アクティブ素子ならびに配線の上層側に形成された保護絶縁膜が含まれている構成であってもよい。この保護絶縁膜は、アクティブ素子ならびに配線を保護するために形成した後、フォトリソグラフィ技術を用いてパターンニングしてコンタクトホールが形成されるものであるため、凹凸形成用薄膜を形成する場合でも、成膜工程ならびにパターニング工程を追加する必要がない。

【0027】本発明において、前記絶縁膜は、少なくとも厚さ寸法の1/2に相当する部分がシリコン酸化膜からなることが好ましい。前記凹凸形成用薄膜を絶縁膜から形成する場合、この絶縁膜を分厚く形成することになるが、シリコン酸化膜であれば、膜の応力が比較的低い上に成膜速度が速く、かつ、ドライエッチングにより良好な形状にパターンニングできるという利点がある。

【0028】本発明において、前記アクティブ素子がTFTであり、層間絶縁膜と同層の薄膜を凹凸形成用薄膜として用いる場合、少なくとも前記凹凸パターンを構成する凹部に対しては前記TFTの能動層と同層の半導体膜が平面的に重なっていることが好ましい。凹凸パターンに凹部に相当する領域に対しては、層間絶縁膜と同層の薄膜をエッチング除去する際、この領域の下地の膜あるいは基板材料もエッチング液あるいはエッチングガスにさらされるおそれがあるが、凹部に相当する領域に前記TFTの能動層と同層の半導体膜を残しておけば、この半導体膜がエッチングストップとして機能するため、下層がエッチング除去されることを防止することができ、コンタミネーションの防止、凹部の形状の制御に効果がある。

【0029】本発明において、前記凹凸パターンは、隣接する凸部が20μm以下の平面距離をもって繰り返されている領域を有していないことが好ましい。凹凸パターンにおいて、隣接する凸部が20μm以下の平面距離をもって繰り返されている領域が存在すると、光の波長との関係で干渉色が発生してしまうが、このような繰り返し領域がなければ、干渉色の発生を防止することがで

(6)

10

きる。

【0030】本発明において、前記凹凸パターンの高低差は500nm以上であることが好ましく、特に、前記凹凸パターンの高低差は800nm以上であることが好ましい。凹凸パターンの高低差が小さすぎると、散乱特性において、可視領域内に周波数依存性が発生し、画像が着色してしまうが、前記凹凸パターンの高低差が500nm以上であれば、このような着色を軽減することができ、特に、前記凹凸パターンの高低差が800nm以上であれば、このような着色を確実に防止することができる。

【0031】本発明において、前記凹凸形成用薄膜は、外周縁が鋭角を有しない平面形状をもって形成されていることが好ましい。このような構成は、露光マスクの設計時、CAD上で開口の1辺の長さを露光機のルール限界近傍に設定すれば実現できる。例えば、使用されるフォトリソグラフィ装置の解像度の2倍以下の長さよりなる多角形として描画されたマスクを用いて前記凹凸形成用薄膜を形成する。このように構成すると、前記凹凸形成用薄膜の外周縁に鋭角な部分がないので、散乱特性に周波数依存性が発生することを防止でき、かつ、画像の視野角依存性の発生を防止することもできる。

【0032】本発明において、前記凹凸パターンを構成する凸部および凹部はいずれも、基板に対する傾斜角が3度以下の平坦部分の平面寸法が10μm以下であることが好ましい。このように構成すると、散乱特性に周波数依存性が発生することを防止でき、かつ、画像の視野角依存性の発生を防止することもできる。

【0033】本発明において、前記凹凸パターンは、隣接する凸部間の平面距離が前記凹凸パターンの高低差の5倍から20倍までの範囲であることが好ましい。このように構成すると、視野角依存性、および画像の明るさの双方について良好なレベルを得ることができる。すなわち、隣接する凸部間の平面距離が凹凸パターンの高低差の20倍を超えると、正反射成分が強すぎて、全反射方向には明るい画像が得られる代わりに画像に視野角依存性が発生してしまう。これに対して、隣接する凸部間の平面距離が凹凸パターンの高低差の5倍未満では、視野角依存性が発生してしまう。それ故、隣接する凸部間の平面距離を前記凹凸パターンの高低差の5倍から20倍までの範囲に設定すると、視野角依存性を抑えることができるとともに、画像の明るさも確保することができる。

【0034】本発明において、前記凹凸パターンを構成する各凸部の間で側面の傾斜角のばらつきが面内で10度以下、好ましくは、5度以下であることが好ましい。傾斜角のばらつきが大きいと、反射輝度むらが発生するが、このようなレベルにまでばらつきを抑えておけば、輝度むらの発生を防止することができる。このような構成は、凹凸形成用薄膜を所定のパターンで形成すると

(7)

11

き、ドライエッチング、例えば、RIE（反応性イオンエッチング）、または高密度プラズマエッチングを行うことにより実現できる。

【0035】本発明において、前記凹凸パターンを構成する各凸部は、側面の傾斜が当該凸部の中心に対して非対称であることが好ましい。このように構成した場合、反射光が非等方性を帯びることになり、この非等方性を利用して表示の品位を高めることができる。例えば、前記凹凸パターンを構成する各凸部は、側面の傾きが急峻な方が明視方向を向いている構成とすることが好ましい。このように構成すると、明視方向への散乱成分を強めることができるので、明視方向側への明るさを維持したまま、画像全体の輝度を高めることができる。TN液晶を用いたディスプレイに应用する場合、ラビング方向で決定される液晶の配向方向による明視方向と一致させるとさらに好ましい。

【0036】このような非対称パターンを構成するにあたっては、前記凹凸形成用薄膜が、少なくとも複数の導電膜からなる場合には、それら複数の導電膜の残された凸パターンは、相互に少なくとも部分的には平面的に重なっており、かつ、重なりを中心と各パターンの中心が一致しない、非対称パターンである構成とする。あるいは、前記凹凸形成用薄膜が、少なくとも複数の絶縁膜からなる場合には、それら複数の絶縁膜に開口された凹パターンは、少なくとも部分的には平面的に重なっており、かつ、重なりを中心と各パターンの中心が一致しない、非対称パターンである構成とする。あるいは、前記凹凸形成用薄膜は、少なくとも一つの絶縁膜と少なくとも一つの導電膜からなる場合には、前記導電膜の残された凸パターンと前記絶縁膜に開口された凹パターンの中心が平面的に非対称に分布する構成とする。

【0037】本発明において、前記凹凸形成用薄膜は、前記凹凸パターンを構成する凸部の下層側の残しパターンが上層側の残しパターンより常に外側に形成されており、前記凹凸パターンを構成する凹部の下層側の開口パターンが上層側の開口パターンより内側に形成されてなる順テーパー形状を有していることが好ましい。このように構成するにあたって、前記凹凸形成用薄膜が少なくとも複数の導電膜からなる場合には、より上層で導電膜が残された凸パターンは、下層で導電膜が残された凸パターンの形成領域の内側領域に常に形成されている構成とする。また、前記凹凸形成用薄膜が少なくとも複数の絶縁膜からなる場合には、より下層で絶縁膜に開口された凹パターンは上層の絶縁膜に形成された凸パターンの形成領域の内側領域に常に形成されている構成とする。さらに、前記凹凸形成用薄膜が少なくとも一つの絶縁膜と少なくとも一つの導電膜からなる場合には、前記導電膜の残された凸パターンと前記絶縁膜に開口された凹パターンは相互に平面的に重なり合う部分を有さない構成とする。

12

【0038】すなわち、2層以上を重ねて凹凸形成用薄膜を形成する場合、残しパターン（凸パターン）であれば、上層側に位置する凸形成用薄膜は、下層側に位置する凸形成用薄膜の形成領域の内側領域に形成されている構成とする。また、逆に開口パターン（凹パターン）であれば、逆に上層側に位置する凹形成用薄膜の開口は、下層側に位置する凹形成用薄膜の開口領域の外側領域に形成されている構成とする。このように構成すると、上層側に位置する凹凸形成用薄膜がオーバーハング状態（逆テーパー）になるのを防止することができ、膜剥がれや短絡を軽減できるため歩留まりよく製造可能となる。また、凹部と凸部を組み合わせて形成する場合、開口部（凹部）と残し部（凸部）は平面的に重なり合わないよう構成すれば、下層側に位置する凹凸形成用薄膜によって形成された段差が、上層側に位置する凹凸形成用薄膜によって打ち消されることがない。従って、このような構成を採用すれば、前記凹凸形成用薄膜が、複数の絶縁膜または導電膜からなる場合、各絶縁膜または導電膜の膜厚が800nm以下であっても、光反射膜の表面に十分な高低差を有する凹凸パターンを形成することができる。

【0039】本発明において、前記電気光学物質は、例えば、液晶である。

【0040】本発明を適用した電気光学装置は、携帯電話機、モバイルコンピュータなどといった電子機器の表示装置として用いることができる。

【0041】

【発明の実施の形態】図面を参照して、本発明の実施の形態を説明する。

【0042】【実施の形態1】

（電気光学装置の基本的な構成）図1は、本発明を適用した電気光学装置を各構成要素とともに対向基板の側から見た平面図であり、図2は、図1のH-H'断面図である。図3は、電気光学装置の画像表示領域においてマトリクス状に形成された複数の画素における各種素子、配線等の等価回路図である。なお、本形態の説明に用いた各図では、各層や各部材を図面上で認識可能な程度の大きさとするため、各層や各部材毎に縮尺を異ならしめている。

【0043】図1および図2において、本形態の電気光学装置100は、シール材52によつて貼り合わされたTFTアレイ基板10と対向基板20との間に、電気光学物質としての液晶50が挟持されており、シール材52の形成領域の内側領域には、遮光性材料からなる周辺見切り53が形成されている。シール材52の外側の領域には、データ線駆動回路10-1、および実装端子10-2がTFTアレイ基板10の一边に沿って形成されており、この一边に隣接する2辺に沿って走査線駆動回路10-4が形成されている。TFTアレイ基板10の残る一边には、画像表示領域の両側に設けられた走査線駆動回

(8)

13

路 104 の間をつなぐための複数の配線 105 が設けられており、更に、周辺見切り 53 の下などを利用して、プリチャージ回路や検出回路が設けられることもある。また、対向基板 20 のコーナー部の少なくとも 1 箇所においては、TFT アレイ基板 10 と対向基板 20 との間で電氣的導通をとるための上下導通材 106 が形成されている。

【0044】なお、データ線駆動回路 101 および走査線駆動回路 104 を TFT アレイ基板 10 の上に形成する代わりに、たとえば、駆動用 LSI が実装された TAB (テープ オートメテッド、ボンディング) 基板を TFT アレイ基板 10 の周辺部に形成された端子群に対して異方性導電膜を介して電氣的および機械的に接続するようにしてもよい。なお、電氣光学装置 100 では、使用する液晶 50 の種類、すなわち、TN (ツイステッドネマティック) モード、STN (スーパー TN) モード等々の動作モードや、ノーマリホワイトモード/ノーマリブラックモードの別に応じて、偏光フィルム、位相差フィルム、偏光板などが所定の向きに配置されるが、ここでは図示を省略してある。また、電氣光学装置 100 をカラー表示用として構成する場合には、対向基板 20 において、TFT アレイ基板 10 の各画素電極 (後述する。) に対向する領域に RGB のカラーフィルタをその保護膜とともに形成する。

【0045】このような構造を有する電氣光学装置 100 の画面表示領域においては、図 3 に示すように、複数の画素 100a がマトリクス状に構成されているとともに、これらの画素 100a の各々には、画素電極 9a、およびこの画素電極 9a を駆動するための画素スイッチング用の TFT 30 が形成されており、画素信号 S1、S2...Sn を供給するデータ線 6a が当該 TFT 30 のソースに電氣的に接続されている。データ線 6a に書き込む画素信号 S1、S2...Sn は、この順に線順次に供給しても構わないし、相隣接する複数のデータ線 6a 同士に対して、グループ毎に供給するようにしてもよい。また、TFT 30 のゲートには走査線 3a が電氣的に接続されており、所定のタイミングで、走査線 3a にパルス的に走査信号 G1、G2...Gm をこの順に線順次で印加するように構成されている。画素電極 9a は、TFT 30 のドレインに電氣的に接続されており、スイッチング素子である TFT 30 を一定期間だけそのオン状態とすることにより、データ線 6a から供給される画素信号 S1、S2...Sn を各画素に所定のタイミングで書き込む。このようにして画素電極 9a を介して液晶に書き込まれた所定レベルの画素信号 S1、S2、...Sn は、図 2 に示す対向基板 20 の対向電極 21 との間で一定期間保持される。

【0046】ここで、液晶 50 は、印加される電圧レベルにより分子集合の配向や秩序が変化することにより、光を変調し、階調表示を可能にする。ノーマリホワイ

14

トモードであれば、印加された電圧に応じて入射光がこの液晶 50 の部分を通過する光量が低下し、ノーマリブラックモードであれば、印加された電圧に応じて入射光がこの液晶 50 の部分を通過する光量が増大していく。その結果、全体として電氣光学装置 100 から画素信号 S1、S2、...Sn に応じたコントラストを持つ光が出射される。

【0047】なお、保持された画素信号 S1、S2、...Sn がリークするのを防ぐために、画素電極 9a と対向電極との間に形成される液晶容量と並列に蓄積容量 60 を付加することがある。例えば、画素電極 9a の電圧は、ソース電圧が印加された時間よりも走査線の本数倍以上も長い時間だけ蓄積容量 60 により保持される。これにより、電荷の保持特性は改善され、コントラスト比の高い電氣光学装置 100 が実現できる。なお、蓄積容量 60 を形成する方法としては、図 3 に例示するように、蓄積容量 60 を形成するための配線である容量線 3b との間に形成する Cs on common 構造をとる場合、あるいは前段の走査線 3a との間に形成する Cs on gate 構造をとる場合もいずれであってもよい。

【0048】(TFT アレイ基板の構成) 図 4 は、本形態の電氣光学装置に用いた TFT アレイ基板の相隣接する複数の画素群の平面図である。図 5 は、電氣光学装置の画素の一部を図 4 の A-A' 線に相当する位置で切断したときの断面図である。図 6 は、図 5 に示す電氣光学装置において、画素スイッチング用の TFT の形成領域から外れた領域で光反射膜の表面に凹凸パターンを形成した様子を拡大して示す断面図である。

【0049】図 4 において、TFT アレイ基板 10 上には、複数の透明な ITO (Indium Tin Oxide) 膜からなる画素電極 9a がマトリクス状に形成されており、これら各画素電極 9a に対して画素スイッチング用の TFT 30 がそれぞれ接続している。また、画素電極 9a の縦横の境界に沿って、データ線 6a、走査線 3a、および容量線 3b が形成され、TFT 30 は、データ線 6a および走査線 3a に対して接続している。すなわち、データ線 6a は、コンタクトホールを介して TFT 30 の高濃度ソース領域 1d に電氣的に接続し、画素電極 9a は、コンタクトホールを介して TFT 30 の高濃度ドレイン領域 1e に電氣的に接続している。また、TFT 30 のチャネル領域 1a' に対向するように走査線 3a が延びている。なお、蓄積容量 60 は、画素スイッチング用の TFT 30 を形成するための半導体膜 1 の延設部分 1f を導電化したものを下電極とし、この下電極 41 に容量線 3b が上電極として重なった構造になっている。

【0050】このように構成した画素領域の A-A' 線における断面は、図 5 に示すように、TFT アレイ基板 10 の基体たる透明な基板 10' の表面に、厚さが 300 nm ~ 500 nm のシリコン酸化膜 (絶縁膜) からな

(9)

15

る下地保護膜11aが形成され、この下地保護膜11aの表面には、厚さが50nm~100nmの島状の半導体膜1aが形成されている。半導体膜1aの表面には、厚さが約50~150nmのシリコン酸化膜からなるゲート絶縁膜2aが形成され、このゲート絶縁膜2aの表面に、厚さが300nm~800nmの走査線3aがゲート電極として通っている。半導体膜1aのうち、走査線3aに対してゲート絶縁膜2aを介して対峙する領域がチャンネル領域1a'になっている。このチャンネル領域1a'に対して一方側には、低濃度ソース領域1bおよび高濃度ソース領域1dを備えるソース領域が形成され、他方側には低濃度ドレイン領域1cおよび高濃度ドレイン領域1eを備えるドレイン領域が形成されている。

【0051】画素スイッチング用のTFT30の表面側には、厚さが300nm~800nmのシリコン酸化膜からなる第1層間絶縁膜4a、および厚さが100nm~300nmのシリコン窒化膜からなる第2層間絶縁膜5a（表面保護膜）が形成されている。第1層間絶縁膜4aの表面には、厚さが300nm~800nmのデータ線6aが形成され、このデータ線6aは、第1層間絶縁膜4aに形成されたコンタクトホールを介して高濃度ソース領域1dに電気的に接続している。第1層間絶縁膜4aの表面にはデータ線6aと同時形成されたドレイン電極6bが形成され、このドレイン電極6bは、第1層間絶縁膜4aに形成されたコンタクトホールを介して高濃度ドレイン領域1eに電気的に接続している。

【0052】第2層間絶縁膜5aの上層には、ポリシラン塗布膜を焼成した膜、あるいはアクリル樹脂からなる透明な平坦化膜7が形成され、この平坦化膜7の表面には、アルミニウム膜などからなる光反射膜8aが形成されている。

【0053】光反射膜8aの上層にはITO膜からなる画素電極9aが形成されている。画素電極9aは、光反射膜8aの表面に直接、積層され、画素電極9aと光反射膜8aとは電気的に接続されている。また、画素電極9aは、平坦化膜7および第2層間絶縁膜5aに形成されたコンタクトホールを介してドレイン電極6bに電気的に接続している。

【0054】画素電極9aの表面側にはポリイミド膜からなる配向膜12が形成されている。この配向膜12は、ポリイミド膜に対してラビング処理が施された膜である。

【0055】なお、高濃度ドレイン領域1eからの延設部分1f（下電極）に対しては、ゲート絶縁膜2aと同時形成された絶縁膜（誘電体膜）を介して容量線3bが上電極として対向することにより、蓄積容量60が構成されている。

【0056】なお、TFT30は、好ましくは上述のようにLDD構造をもつが、低濃度ソース領域1b、およ

16

び低濃度ドレイン領域1cに相当する領域に不純物イオンの打ち込みを行わないオフセット構造を有していてもよい。また、TFT30は、ゲート電極（走査線3aの一部）をマスクとして高濃度で不純物イオンを打ち込み、自己整合的に高濃度のソースおよびドレイン領域を形成したセルフアライン型のTFTであってもよい。

【0057】また、本形態では、TFT30のゲート電極（走査線3a）をソースドレイン領域の間に1個のみ配置したシングルゲート構造としたが、これらの間に2個以上のゲート電極を配置してもよい。この際、各々のゲート電極には同一の信号が印加されるようにする。このようにデュアルゲート（ダブルゲート）、あるいはトリプルゲート以上でTFT30を構成すれば、チャンネルとソースドレイン領域の接合部でのリーク電流を防止でき、オフ時の電流を低減することが出来る。これらのゲート電極の少なくとも1個をLDD構造或いはオフセット構造にすれば、さらにオフ電流を低減でき、安定したスイッチング素子を得ることができる。

【0058】（凹凸パターンの構成）このように構成したTFTアレイ基板10の各画素100aには、図5および図6に示すように、光反射膜8aの表面のうち、TFT30の形成領域から外れた領域（図4を参照）には、凸部8bおよび凹部8cを備えた凹凸パターン8gが形成されている。

【0059】このような凹凸パターン8gを構成するにあたって、本形態のTFTアレイ基板10では、まず第1に、各画素100aにおいてTFT30の形成領域から外れた領域には、凹凸パターン8gの凸部8bに相当する領域に下地保護膜11aと同層の絶縁膜からなる凸形成用薄膜11gが所定のパターンで選択的に形成されている。これに対して、凹凸パターン8gの凹部8cに相当する領域には、下地保護膜11aと同層の絶縁膜が除去され、凸形成用薄膜11gが形成されていない。

【0060】第2に、凸形成用薄膜11gの上層には、ゲート絶縁膜2aと同層の絶縁膜からなる凹凸形成用薄膜2gが形成され、この凹凸形成用薄膜2gは凹凸形成用薄膜11gと完全に重なっている。

【0061】第3に、凹凸形成用薄膜2gの上層には、ゲート電極3aと同層の導電膜からなる凹凸形成用薄膜3gが形成され、この凹凸形成用薄膜3gは、凹凸形成用薄膜2gの形成領域からはみ出ることなく、その中央領域に形成されている。ここで、凹凸形成用薄膜3gは、走査線3a（ゲート電極）と電気的に分離された状態にある。

【0062】第4に、凹凸形成用薄膜3gの表面には、第1層間絶縁膜4aと同層の絶縁膜からなる凹凸形成用薄膜4gが形成され、この凹凸形成用薄膜4gは、凹凸形成用薄膜2gの形成領域からはみ出ることなく、その中央領域に形成されている。但し、凹凸形成用薄膜4gは、凹凸形成用薄膜3gよりも広く形成され、この凹凸

(10)

17

形成用薄膜3gの形成領域からはみ出ている。

【0063】第5に、凹凸形成用薄膜4gの表面には、データ線6aと同層の導電膜からなる凹凸形成用薄膜6gが形成され、この凹凸形成用薄膜6gは、凹凸形成用薄膜4gの形成領域からはみ出ることなく、その中央領域に形成されている。また、凹凸形成用薄膜6gは、凹凸形成用薄膜3gの形成領域からはみ出ることなく、その中央領域に形成されている。ここで、凹凸形成用薄膜6gは、データ線6a（ソース電極）と電氣的に分離された状態にある。

【0064】第6に、凹凸形成用薄膜6gの表面には、第2層間絶縁膜5aと同層の絶縁膜からなる凹凸形成用薄膜5gが形成され、この凹凸形成用薄膜5gは、凹凸形成用薄膜4gの形成領域からはみ出ることなく、その中央領域に形成されている。但し、凹凸形成用薄膜5gは、凹凸形成用薄膜6gよりも広く形成され、この凹凸形成用薄膜6gの形成領域から完全にはみ出ている。

【0065】このようにして形成された凹凸形成用薄膜6gの表面側に、ポリシラザン塗布膜を焼成した膜、あるいはアクリル樹脂からなる透明な平坦化膜7が形成され、この平坦化膜7の表面にアルミニウム膜などからなる光反射膜8aが形成されている。このため、本形態では、凹凸形成用薄膜11g、2g、3g、4g、6g、5gと、それらの非形成領域とによって形成された段差や凹凸によって、光反射膜8aの表面には、高低差H（各凹凸形成用薄膜11g、2g、3g、4g、6g、5gの膜厚の合計値と略等しい値）が500nm以上、さらには800nm以上の凹凸パターン8gが形成され、かつ、この凹凸パターン8gは、平坦化膜7によって、エッジのない、なだらかな形状になっている。こ

こで、平坦化膜7の膜厚は、凹凸パターン8gの高低差Hの1/2倍から2倍までの範囲に設定されている。

【0066】しかも、いずれの凹凸形成用薄膜11g、2g、3g、4g、6g、5gも、外周縁が鋭角を有しない平面形状をもって形成されている（図4を参照）。

【0067】また、TFTアレイ基板10の面内方向において、凹凸パターン8gは、隣接する凸部8bが20μm以下の平面距離Lをもって繰り返されている領域を有しておらず、かつ、凹凸パターン8gは、隣接する凸部8a間の平面距離Lが凹凸パターン8gの高低差Hの5倍から20倍までの範囲にある。

【0068】さらに、凹凸パターン8gを構成する凸部8aおよび凹部8bはいずれも、傾斜角が3度以下の平坦部分の平面寸法が10μm以下となるように、下層側の凹凸形成用薄膜11g、2g、3g、4g、6g、5gや開口部分は、傾斜角αが3度以下の平坦部分の平面寸法が10μm以下となるように形成されている。

【0069】しかも、凹凸パターン8gを構成する各凸部8aの間で側面の傾斜角のばらつきが10度以下、さらには5度以下になるように、凹凸形成用薄膜11g、

18

2g、3g、4g、6g、5gは、傾斜角βのばらつきが10度以下、さらには5度以下になるように形成されている。

【0070】（対向基板の構成）図5および図6において、対向基板20では、TFTアレイ基板10に形成されている画素電極9aの縦横の境界領域と対向する領域にブラックマトリクス、あるいはブラックストライプなどと称せられる遮光膜23が形成され、その上層側には、ITO膜からなる対向電極21が形成されている。また、対向電極21の上層側には、ポリイミド膜からなる配向膜22が形成され、この配向膜22は、ポリイミド膜に対してラビング処理が施された膜である。

【0071】（本形態の電気光学装置の作用、効果）このように構成した電気光学装置100は、反射型の液晶装置であり、画素電極9aの下層側にアルミニウム膜などからなる光反射膜8aが形成されている。このため、対向基板20側から入射した光をTFTアレイ基板10側で反射し、対向基板20側から出射することができるため、この間に液晶50によって各画素100a毎で光変調を行えば、対向基板20の外側に適切な偏向板・位相差板を配置することで外光を利用して所望の画像を表示することができる（反射モード）。

【0072】また、電気光学装置100において、例えば、図4で2点鎖線で示す領域8'を避けるように光反射膜8aを形成すれば、半透過・半反射型の液晶装置を構成することができる。この場合、TFTアレイ基板10の側にバックライト装置（図示せず）を配置し、このバックライト装置から出射された光をTFTアレイ基板10の側から入射させれば、この光を、各画素100aにおいて画素電極9aが形成されている領域のうち、光反射膜8aが形成されていない領域を介して対向基板20側に透過することができる。このため、液晶50によって各画素100a毎で光変調を行えば、対向基板20ならびにTFTアレイ基板10の外側に適切な偏向板・位相差板を配置することでバックライト装置から出射された光を利用して所望の画像を表示することができる（透過モード）。

【0073】また、本形態では、光反射膜8aの下層側のうち、光反射膜8aと平面的に重なる領域には、TFT30を構成するゲート電極（走査線3a）、ソース電極（データ線6a）、および各絶縁膜のうちの少なくとも1層と同層の薄膜を凹凸形成用薄膜11g、2g、3g、4g、6g、5gとして所定のパターンで選択的に形成し、この凹凸形成用薄膜の有無に起因する段差、凹凸を利用して、光反射膜8aの表面に凹凸パターン8gが形成されている。従って、反射モードで画像を表示する際、対向基板20側から入射した光を光反射膜8aで反射される際、光が拡散するので、画像に視野角依存性が発生しにくい。ここで、ゲート電極（走査線3a）、ソース電極（データ線6a）、第1層間絶縁膜4a、お

(11)

19

よび第2層間絶縁膜5aは、基板10'の表面全体に形成した薄膜をフォトリソグラフィ技術を用いてパターンニングしたものであるため、ゲート電極（走査線3a）、ソース電極（データ線6a）、第1層間絶縁膜4a、および第2層間絶縁膜5aを形成するための工程をそのまま援用して、それらと各々、同層の凹凸形成用薄膜3g、4g、6g、5gを任意のパターンで形成することができる。従って、これらの凹凸形成用薄膜3g、4g、6g、5gについては、フォトリソグラフィ工程に限らず、いずれの工程をも追加することなく形成することができる。

【0074】また、下地絶縁膜11aおよびゲート絶縁膜2aも、光反射膜8aに凹凸パターン8gを形成するか否かに関わらず成膜されるため、それらと同層の絶縁膜からなる凹凸形成用薄膜11g、2gを選択的に残すといっても、成膜工程を追加する必要がない。

【0075】さらに、本形態によれば、TFT30を形成する領域を避けて凹凸パターン8g（凹凸形成用薄膜11g、2g、3g、4g、6g、5g）を形成することも容易であるので、TFT30を微細加工によって形成するのに支障がない。

【0076】また、光反射膜8aの下層側、かつ、凹凸形成用薄膜6gよりも上層側に、流動性を有する材料を用いて平坦化膜7を形成し、この平坦化膜7によって、凹凸形成用薄膜11g、2g、3g、4g、6g、5gの有無に起因する段差、凹凸を適度に打ち消して、エッジのない、なだらかな形状の凹凸パターン8gを形成している。従って、エッジに起因する視野角依存性の発生を防止することができる。しかも、平坦化膜7の膜厚が、凹凸パターン8gの高低差Hの2倍を超えると、平坦化膜7によって凹凸が消去されてしまい、正反射成分が強すぎて、明るい画像が得られる代わりに画像に視野角依存性が発生してしまう一方、平坦化膜7の膜厚が凹凸パターン8gの高低差Hの1/2倍未満では、平坦化膜7によってエッジを確実に消去できず、エッジに起因する視野角依存性が発生してしまうが、本形態では、平坦化膜7の膜厚を凹凸パターン8gにおける高低差Hの1/2倍から2倍までの範囲に設定してあるので、視野角依存性を抑えることができるとともに、画像の明るさも確保することができる。

【0077】さらにまた、凹凸形成用薄膜を2層以上形成してあるため、光反射膜8aの表面に十分な高低差Hを有する凹凸パターン8gを形成する場合でも、TFT30に適さない分厚い薄膜を形成する必要がない。

【0078】しかも、走査線3aおよびデータ線6aの、各々と同層の導電膜からなる2層の凹凸形成用薄膜3g、6gの間では、上層側に位置する凹凸形成用薄膜6gは、下層側に位置する凹凸形成用薄膜3gの形成領域の内側領域に形成されてはみ出していない。また、下地保護膜11a、ゲート絶縁膜2a、第1層間絶縁膜4a、

20

および第2層間絶縁膜5aと各々同層の絶縁膜からなる4層の凹凸形成用薄膜11g、2g、4g、5gの間でも、上層側に位置する凹凸形成用薄膜は、下層側に位置する凹凸形成用薄膜の形成領域の内側領域に形成されてはみ出していない。このため、凹凸パターン8gを構成する各凹凸形成用薄膜は、順テーパー構造を有しており、オーバーハング状態（逆テーパー）になっておらず、オーバーハングに起因する膜剥がれや膜残りが発生する心配が無い。さらにまた、走査線3aおよびデータ線6aの各々と同層に残された導電膜からなる2層の凹凸形成用薄膜3g、6gは、下地保護膜11a、ゲート絶縁膜2a、第1層間絶縁膜4a、および第2層間絶縁膜5aを構成する絶縁膜に対してエッチング除去した開口部と平面的に重なっていない。このため、下層側に位置する凹凸形成用薄膜によって形成された段差、凹凸が上層側に位置する凹凸形成用薄膜によって打ち消されてしまうことがないので、光反射膜8aの表面に十分な高低差Hを有する凹凸パターン8gを形成することができる。

【0079】また、走査線3aと同層の導電膜からなる凹凸形成用薄膜3gを走査線3aと電気的に分離した構成にし、かつ、データ線6aと同層の導電膜からなる凹凸形成用薄膜6gをデータ線6aと電気的に分離した構成としてあるので、走査線3aおよびデータ線6aが凹凸形成用薄膜3g、6gを介して他の構成要素と短絡状態になったり、3g、6gの容量が3a、6aの容量に加算されることがない。

【0080】また、本形態では、走査線3aおよびデータ線6aを構成する導電膜として、アルミニウム膜、タantal膜、モリブデン膜、またはこれらの金属のいずれかを主成分とする合金膜が用いられており、これらの導電膜は、成膜速度が比較的速く、かつ、ドライエッチングにより良好な形状にパターンニングできるので、凹凸形成用薄膜3g、6gを効率よく、かつ、好適に形成することができる。

【0081】また、本形態では、下地保護膜11aおよび第1層間絶縁膜4aを構成する絶縁膜としてシリコン酸化膜が用いられており、このシリコン酸化膜は、成膜速度が比較的速く、かつ、ドライエッチングにより良好な形状にパターンニングできるので、凹凸形成用薄膜11g、4gを効率よく、かつ、好適に形成することができる。

【0082】また、本形態において、凹凸パターン8gは、隣接する凸部8aが20μm以下の平面距離Lをもって繰り返されている領域を有していないため、干渉色の発生を防止することができる。すなわち、凹凸パターン8gにおいて、隣接する凸部20が20μm以下の平面距離Lをもって繰り返されている領域が存在すると、光の波長との関係で干渉色が発生してしまうが、このような繰り返し領域がなければ、干渉色の発生を防止することができる。

(12)

21

【0083】また、本形態では、凹凸パターン8gの高低差Hを500nm以上、さらには、800nm以上にしているため、凹凸パターン8gの高低差Hが小さすぎて散乱特性において可視領域内に周波数依存性が発生して画像が着色するという事態を回避することができる。

【0084】また、いずれの凹凸形成用薄膜11g、2g、3g、4g、6g、5gも、外周縁が鋭角を有しない平面形状をもって形成されているため、散乱特性に周波数依存性が発生することを防止でき、かつ、画像の視野角依存性の発生を防止することもできる。

【0085】さらに、下層側の凹凸形成用薄膜11g、2g、3g、4g、6g、5gや開口部分は、傾斜角 α が3度以下の平坦部分の平面寸法が10 μ m以下となるように形成されているため、凹凸パターン8gを構成する凸部8aおよび凹部8bも、傾斜角 α が3度以下の平坦部分の平面寸法が10 μ m以下である。このため、散乱特性に周波数依存性が発生することを防止でき、かつ、画像の視野角依存性の発生を防止することもできる。

【0086】さらに、凹凸パターン8gは、隣接する凸部8a間の平面距離Lが凹凸パターン8gの高低差Hの5倍から20倍までの範囲であるため、視野角依存性、および画像の明るさの双方について良好なレベルを得ることができる。すなわち、隣接する凸部8a間の平面距離Lが凹凸パターン8gの高低差Hの20倍を超えると、正反射成分が強すぎて、明るい画像が得られる代わりに画像に視野角依存性が発生してしまう。これに対して、隣接する凸部8a間の平面距離Lが凹凸パターン8gの高低差Hの5倍未満では、視野角依存性が発生してしまう。しかるに本形態では、隣接する凸部8a間の平面距離Lを凹凸パターン8gの高低差Hの5倍から20倍までの範囲に設定してあるため、視野角依存性を抑えることができるとともに、画像の明るさも確保することができる。

【0087】また、本形態では、凹凸形成用薄膜11g、2g、3g、4g、6g、5gは、傾斜角 β のばらつきが10度以下、さらには5度以下になるように形成されているため、凹凸パターン8gを構成する各凸部8aの間で側面の傾斜角 β のばらつきも面内で10度以下、さらには5度以下である。このため、傾斜角 β のばらつきに起因する輝度むらの発生を防止することができる。

【0088】【TFTの製造方法】このような構成のTFT30を製造する方法を、図7ないし図10を参照して説明する。図7、図8、図9、図10は、本形態のTFTアレイ基板11の製造方法を示す工程断面図であり、いずれの図においても、図4のA-A'線における断面に相当する。

【0089】まず、図7(A)に示すように、超音波洗浄等により清浄化したガラス製の基板10'を準備し

22

た後、基板温度が150℃～450℃の温度条件下で、基板10'の全面に、下地保護膜11aを形成するためのシリコン酸化膜からなる絶縁膜11をプラズマCVD法により300nm～500nmの厚さに形成する。このときの原料ガスとしては、たとえばモノシランと笑気ガスとの混合ガスやTEOSと酸素、あるいはジシランとアンモニアを用いることができる。

【0090】次に、基板温度が150℃～450℃の温度条件下で、基板10'の全面に、非晶質シリコン膜からなる半導体膜1をプラズマCVD法により50nm～100nmの厚さに形成する。このときの原料ガスとしては、たとえばジシランやモノシランを用いることができる。次に、半導体膜1に対してレーザ光を照射してレーザアニールを施す。その結果、アモルファスの半導体膜1は、一度熔融し、冷却固化過程を経て結晶化する。この際には、各領域へのレーザ光の照射時間が非常に短時間であり、かつ、照射領域も基板全体に対して局所的であるため、基板全体が同時に高温に熱せられることがない。それ故、基板10'としてガラス基板などを用いても熱による変形や割れ等が生じない。

【0091】次に、半導体膜1の表面にフォトリソグラフィ技術を用いてレジストマスク551を形成し、このレジストマスク551を介して半導体膜1をエッチングすることにより、図7(B)に示すように、島状の半導体膜1a(能動層)を形成する。

【0092】次に、350℃以下の温度条件下で、基板10'の全面に、CVD法などにより半導体膜1aの表面に、ゲート絶縁膜2aなどを形成するためのシリコン酸化膜などの絶縁膜2を50nm～150nmの厚さに形成する。このときの原料ガスは、たとえばTEOSと酸素ガスとの混合ガスを用いることができる。ここで形成する絶縁膜2は、シリコン酸化膜に代えてシリコン窒化膜であってもよい。

【0093】次に、図示を省略するが、所定のレジストマスクを介して半導体膜1aの延設部分1fに不純物イオンを打ち込んで、容量線3bとの間に蓄積容量60を構成するための下電極を形成する。

【0094】次に、図7(C)に示すように、スパッタ法などにより、基板10'の全面に、走査線3aなどを形成するためのアルミニウム膜、タンタル膜、モリブデン膜、またはこれらの金属のいずれかを主成分とする合金膜からなる導電膜3を300nm～800nmの厚さに形成した後、フォトリソグラフィ技術を用いてレジストマスク552を形成する。

【0095】次に、レジストマスク552を介して導電膜3をドライエッチングし、図7(D)に示すように、走査線3a(ゲート電極)および容量線3bを形成する。この際、TFT30の形成領域から外れた領域には、走査線3aと同層の導電膜からなる凹凸形成用薄膜3gを残す。ここで、凹凸形成用薄膜3gは、走査線3

(13)

23

a から電氣的に分離した状態に形成する。

【0096】次に、画素TFT部および駆動回路のNチャネルTFT部（図示せず）の側には、走査線3aやゲート電極をマスクとして、約 $0.1 \times 10^{13}/\text{cm}^2$ ～約 $10 \times 10^{13}/\text{cm}^2$ のドーズ量で低濃度の不純物イオン（リンイオン）を打ち込んで、走査線3aに対して自己整合的に低濃度ソース領域1bおよび低濃度ドレイン領域1cを形成する。ここで、走査線3aの真下に位置しているため、不純物イオンが導入されなかった部分は半導体膜1aのままのチャネル領域1a'となる。

【0097】次に、図7（E）に示すように、画素TFT部では、走査線3a（ゲート電極）より幅の広いレジストマスク553を形成して高濃度の不純物イオン（リンイオン）を約 $0.1 \times 10^{15}/\text{cm}^2$ ～約 $10 \times 10^{15}/\text{cm}^2$ のドーズ量で打ち込み、高濃度ソース領域1bおよびドレイン領域1dを形成する。

【0098】これらの不純物導入工程に代えて、低濃度の不純物の打ち込みを行わずにゲート電極より幅の広いレジストマスクを形成した状態で高濃度の不純物（リンイオン）を打ち込み、オフセット構造のソース領域およびドレイン領域を形成してもよい。また、走査線3aをマスクにして高濃度の不純物を打ち込んで、セルフアライン構造のソース領域およびドレイン領域を形成してもよいことは勿論である。

【0099】なお、図示を省略するが、このような工程によって、周辺駆動回路部のNチャネルTFT部を形成するが、この際には、PチャネルTFT部をマスクで覆っておく。また、周辺駆動回路のPチャネルTFT部を形成する際には、画素部およびNチャネルTFT部をレジストで被覆保護して、ゲート電極をマスクとして、約 $0.1 \times 10^{15}/\text{cm}^2$ ～約 $10 \times 10^{15}/\text{cm}^2$ のドーズ量でボロンイオンを打ち込むことにより、自己整合的にPチャネルのソース・ドレイン領域を形成する。この際、NチャネルTFT部の形成時と同様、ゲート電極をマスクとして、約 $0.1 \times 10^{13}/\text{cm}^2$ ～約 $10 \times 10^{13}/\text{cm}^2$ のドーズ量で低濃度の不純物（ボロンイオン）を導入して、ポリシリコン膜に低濃度領域を形成した後、ゲート電極より幅の広いマスクを形成して高濃度の不純物（ボロンイオン）を約 $0.1 \times 10^{15}/\text{cm}^2$ ～約 $10 \times 10^{15}/\text{cm}^2$ のドーズ量で打ち込んで、ELDD構造（ライトリー・ドーフト・ドレイン構造）のソース領域およびドレイン領域を形成してもよい。また、低濃度の不純物の打ち込みを行わずに、ゲート電極より幅の広いマスクを形成した状態で高濃度の不純物（リンイオン）を打ち込み、オフセット構造のソース領域およびドレイン領域を形成してもよい。これらのイオン打ち込み工程によって、CMOS化が可能になり、周辺駆動回路の同一基板内への内蔵が可能となる。

【0100】次に、図7（F）に示すように、フォトリソグラフィ技術を用いてレジストマスク554を形成し

24

た後、レジストマスク554を介して絶縁膜2、11をドライエッチングし、図8（A）に示すように、凹凸形成用薄膜3gと下層側で重なる領域には、ゲート絶縁膜2aおよび下地保護膜11aと各々同層の絶縁膜からなる凹凸形成用薄膜2g、11gを残す。

【0101】次に、図8（B）に示すように、走査線3aの表面側にCVD法などにより、第1層間絶縁膜4aを形成するためのシリコン酸化膜などの絶縁膜4を300nm～800nmの厚さに形成する。このときの原料ガスは、たとえばTEOSと酸素ガスとの混合ガスを用いることができる。

【0102】次に、フォトリソグラフィ技術を用いてレジストマスク555を形成する。

【0103】次に、レジストマスク555を介して絶縁膜4にドライエッチングを行い、図8（C）に示すように、第1層間絶縁膜4aにおいてソース領域およびドレイン領域に対応する部分にコンタクトホールをそれぞれ形成する。この際、凹凸形成用薄膜3gと重なる領域には、第1層間絶縁膜4aと同層の絶縁膜からなる凹凸形成用薄膜4gを残す。

【0104】次に、図8（D）に示すように、第1層間絶縁膜4aの表面側に、データ線6a（ソース電極）などを構成するためのアルミニウム膜、タンタル膜、モリブデン膜、またはこれらの金属のいずれかを主成分とする合金膜からなる導電膜6をスパッタ法などで300nm～800nmの厚さに形成した後、フォトリソグラフィ技術を用いてレジストマスク556を形成する。

【0105】次に、レジストマスク556を介して導電膜6にドライエッチングを行い、図8（E）に示すように、データ線6aおよびドレイン電極6bを形成する。この際、凹凸形成用薄膜4gと重なる領域には、データ線6aと同層の導電膜からなる凹凸形成用薄膜6gを残す。この凹凸形成用薄膜6gは、データ線6aから電氣的に分離した状態に形成する。

【0106】次に、図9（A）に示すように、データ線6aおよびドレイン電極6bの表面側にCVD法などにより、第2層間絶縁膜5aを形成するためのシリコン窒化膜などの絶縁膜5を100nm～300nmの膜厚に形成した後、フォトリソグラフィ技術を用いて、第2層間絶縁膜5aにコンタクトホールなどを形成するためのレジストマスク557を形成する。

【0107】次に、レジストマスク557を介して絶縁膜5にドライエッチングを行い、図9（B）に示すように、第2層間絶縁膜5aのうち、ドレイン電極14に対応する部分にコンタクトホールを形成する。この際、凹凸形成用薄膜6gと重なる領域には、第2層間絶縁膜5aと同層の絶縁膜からなる凹凸形成用薄膜5gを残す。

【0108】次に、図9（C）に示すように、第2層間絶縁膜5aおよび凹凸形成用薄膜5gの表面側に、ペルヒドロポリシラザンまたはこれを含む組成物を塗布した

(14)

25

後、焼成して、あるいはアクリル樹脂を塗布して平坦化膜7を形成する。

【0109】ここで、平坦化膜7は、流動性を有する材料を塗布したものから形成されるため、平坦化膜7の表面には、凹凸形成用薄膜11g、2g、3g、4g、6g、5gの有無に起因する段差、凹凸を適度に打ち消して、エッジのない、なだらかな形状の凹凸パターンが形成される。但し、平坦化膜7が厚すぎると、平坦化膜7によって凹凸が消去されてしまう一方、平坦化膜7が薄すぎると、エッジを確実に消去できなため、平坦化膜7の膜厚については、凹凸形成用薄膜11g、2g、3g、4g、6g、5gの合計厚さの略1/2倍から略2倍までの範囲に設定する。

【0110】なお、ペルヒドロポリシラザンとは無機ポリシラザンの一種であり、大気中で焼成することによってシリコン酸化膜に転化する塗布型コーティング材料である。たとえば、東燃(株)製のポリシラザンは、 $-(SiH_2NH)-$ を単位とする無機ポリマーであり、キシレンなどの有機溶剤に可溶である。従って、この無機ポリマーの有機溶媒溶液(たとえば、20%キシレン溶液)を塗布液としてスピコート法(たとえば、2000rpm、20秒間)で塗布した後、450℃の温度で大気中で焼成すると、水分や酸素と反応し、CVD法で成膜したシリコン酸化膜と同等以上の緻密な非晶質のシリコン酸化膜を得ることができる。

【0111】次に、フォトリソグラフィ技術を用いて、平坦化膜7にコンダクトホールを形成するためのレジストマスク558を形成した後、レジストマスク558を介して平坦化膜7にエッチングを行って、図9(D)に示すように、コンダクトホールを形成する。なお、平坦化膜7に感光性の材料を用いた場合は材料を塗布・プリベークした後、フォトリソグラフィにて直接材料を感光し、現像した後にポストベークすることで同様のコンダクトホールを得られる。

【0112】次に、図10(A)に示すように、スパッタ法などによって、平坦化膜7の表面にアルミニウム膜などといった反射性を備えた金属膜8を形成した後、フォトリソグラフィ技術を用いてレジストマスク559を形成する。

【0113】次に、レジストマスク559を介して金属膜8にエッチングを行い、図10(B)に示すように、所定領域に光反射膜8aを残す。このようにして形成した光反射膜8aの表面には、凹凸形成用薄膜11g、2g、3g、4g、6g、5gと、それらの非形成領域とによって形成された段差や凹凸によって500nm以上、さらには800nm以上の凹凸パターン8gが形成され、かつ、この凹凸パターン8gは、平坦化膜7によって、エッジのない、なだらかな形状になっている。

【0114】次に、図10(C)に示すように、光反射膜8aの表面側に、厚さが40nm~200nmのIT

26

膜9をスパッタ法などで形成した後、フォトリソグラフィ技術を用いてレジストマスク560を形成する。

【0115】次に、レジストマスク560を介してIT膜9にエッチングを行って、図10(D)に示すように、ドレイン電極6bに電氣的に接続する画素電極9aを形成する。

【0116】しかる後には、図5および図6に示すように、画素電極9aの表面側にポリイミド膜(配向膜12)を形成する。それには、ブチルセロソルブやn-メチルピロリドンなどの溶媒に5~10重量%のポリイミドやポリアミド酸を溶解させたポリイミド・ワニスフレキソ印刷した後、加熱・硬化(焼成)する。そして、ポリイミド膜を形成した基板をレーヨン系繊維からなるパプ布で一定方向に擦り、ポリイミド分子を表面近傍で一定方向に配列させる。その結果、後で充填した液晶分子とポリイミド分子との相互作用により液晶分子が一定方向に配列する。

【0117】このようにしてTFTアレイ基板10を製造する。なお、凹凸形成用薄膜11g、2g、3g、4g、6g、5gは、外周縁が鋭角を有しない平面形状をもって形成されていることが好ましいが、このような構成は、露光マスクの設計時、CAD上で開口の1辺の長さを露光機のルール限界近傍以下に設定すれば実現できる。また、凹凸パターン8gを構成する各凸部8bの間で側面の傾斜角のばらつきが10度以下、好ましくは、5度以下であることが好ましいので、凹凸形成用薄膜を形成するとき、各種ドライエッチングのうち、RIE、または高密度プラズマエッチングを行えば、各凸部8b間での側面の傾斜角のばらつきを小さく抑えることができる。

【0118】[実施の形態2] 図11(A)、(B)は、本発明の実施の形態2に係る電気光学装置のTFTアレイ基板の製造方法において、その特徴的な工程を示す工程断面図である。図12は、本発明の実施の形態2に係る電気光学装置において、画素スイッチング用のTFTの形成領域から外れた領域で光反射膜の表面に凹凸パターンを形成した様子を拡大して示す断面図である。なお、本実施の形態、および以下に説明するいずれの実施の形態も、基本的な構成が実施の形態1と同様であるため、共通する部分に同一の符号を付して図11および図12に図示するとともに、それらの説明を省略する。

【0119】実施の形態1では、図7(F)、図8(A)に示すように、絶縁膜2、11をエッチングして凹凸形成用薄膜2g、11gを残した後、図8(B)、(C)に示すように、絶縁膜4をエッチングして凹凸形成用薄膜4gを残したが、本形態では、図11(A)に示すように、絶縁膜4を形成するまで、絶縁膜2、11をエッチングせず、レジストマスク555を介して絶縁膜4を形成する際、図11(B)に示すように、絶縁膜2、11を同時にエッチングして、凹凸形成用薄膜11

(15)

27

g、2 g、4 gを同時に形成する。このため、本形態によれば、実施の形態1と比較して、フォトリソグラフィ工程を1回、減らすことができる。

【0120】このような製造方法を採用した場合も、図12に示すように、凹凸形成用薄膜11 g、2 g、3 g、4 g、6 g、5 gと、それらの非形成領域とによって形成された段差や凹凸によって、光反射膜8 aの表面に凹凸パターン8 gを形成することができる。

【0121】〔実施の形態3〕図13 (A)、(B)は、本発明の実施の形態3に係る電気光学装置のTFTアレレイ基板の製造方法において、その特徴的な工程を示す工程断面図である。図14は、本発明の実施の形態3に係る電気光学装置において、画素スイッチング用のTFTの形成領域から外れた領域で光反射膜の表面に凹凸パターンを形成した様子を拡大して示す断面図である。

【0122】実施の形態2では、図11 (A)、(B)を参照して説明したように、絶縁膜2、11を同時にエッチングして、凹凸形成用薄膜11 g、2 g、4 gを同時に形成したが、本形態では、図13 (A)に示すように、TFT30の半導体膜1 a' と同層の半導体膜1 a'' を、光反射膜8 a表面の凹凸パターン8 gの凹部8 cに相当する領域に残しておき、この状態で、図13 (B)に示すように、絶縁膜4をドライエッチングして凹凸形成用薄膜4 gを形成する。

【0123】このように構成すると、図14に示すように、半導体膜1 a'' がエッチングストップとして機能し、下地保護膜11 aを構成する絶縁膜11がエッチングされないので、TFTアレレイ基板10の全面に下地保護膜11を残すことができる。

【0124】また、本形態では、凹凸形成用薄膜3 g、4 g、6 g、5 gと、それらの非形成領域とによって形成された段差や凹凸によって、光反射膜8 aの表面に凹凸パターン8 gを形成することができる。

【0125】〔実施の形態4〕図15は、本発明の実施の形態4に係る電気光学装置において、画素スイッチング用のTFTの形成領域から外れた領域で光反射膜の表面に凹凸パターンを形成した様子を拡大して示す断面図である。

【0126】実施の形態1では、図6に示すように、凹凸形成用薄膜11 g、2 g、3 g、4 g、6 g、5 gをそれぞれ、その中心が一致するように形成したため、光反射膜8 aの表面に形成された凹凸パターン8 gでは、各凸部8 aの側面の傾斜が凸部8 aの中心に対して対称であり、反射光が等方的であったが、本形態では、図15に示すように、凹凸形成用薄膜11 g、2 g、3 g、4 g、5 gについては、その中心を一致させ、凹凸形成用薄膜6 gについては、その中心位置を凹凸形成用薄膜11 g、2 g、3 g、4 g、5 gの中心位置から明視方向にずらしてある。このため、導電膜の残された凸パターンと絶縁膜に開口された凹パターンの中心が平面的に

28

非対称に分布する。

【0127】このように構成すると、光反射膜8 aの表面に形成された凹凸パターン8 gでは、各凸部8 aの側面の傾斜が凸部8 aの中心に対して非対称となり、反射光が非等方性を帯びることになる。従って、この非等方性を利用して表示の品位を高めることができる。すなわち、図15に示す例では、凹凸パターン8 gを構成する各凸部8 aにおいて、側面の傾きの急峻な方が明視方向に向いているので、明視方向への散乱成分を強めることができるので、明視方向側への明るさを維持したまま、画像全体の輝度を高めることができる。

【0128】〔実施の形態5〕図16は、本発明の実施の形態5に係る電気光学装置において、画素スイッチング用のTFTの形成領域から外れた領域で光反射膜の表面に凹凸パターンを形成した様子を拡大して示す断面図である。

【0129】光反射膜8 aからの反射光を非等方的にするにあたっては、図16に示すように、凹凸形成用薄膜11 g、2 g、4 g、5 gについては、互いの中心を一致させ、凹凸形成用薄膜3 g、6 gについては、その中心位置を凹凸形成用薄膜11 g、2 g、4 g、5 gの中心位置からラビング処理によって生じる明視方向にずらしてもよい。このように構成すると、導電膜の残された凸パターンと絶縁膜に開口された凹パターンの中心が平面的に非対称に分布する。

【0130】このように構成した場合も、光反射膜8 aの表面に形成された凹凸パターン8 gでは、各凸部8 aの側面の傾斜が凸部8 aの中心に対して非対称となり、反射光が非等方性を帯びることになる。従って、本形態のように、凹凸パターン8 gを構成する各凸部8 aにおいて、側面の傾きの急峻な方を明視方向に向かせれば、明視方向への散乱成分を強めることができるので、明視方向側への明るさを維持したまま、画像全体の輝度を高めることができる。

【0131】〔実施の形態6〕図17は、本発明の実施の形態6に係る電気光学装置の断面図である。

【0132】実施の形態1～5では、各画素100 aに形成された画素スイッチング用のTFT30が正スタガ型またはコプレーナ型のポリシリコンTFTであったが、図17に示すように、逆スタガ型のTFTやアモルファスシリコンTFTなど、他の形式のTFTを画素スイッチング用に用いてもよい。

【0133】このように構成した場合も、図17に示すように、TFTアレレイ基板10において、逆スタガ型のTFT30の形成領域から外れた領域には、走査線3 a (ゲート電極) と同層の導電膜からなる凹部形成用薄膜3 gと、ゲート絶縁膜2 aと同層の絶縁膜からなる凹部形成用薄膜2 gと、データ線6 aと同層の導電膜からなる凹部形成用薄膜6 gとを所定のパターンに選択的に形成すれば、それらの形成領域と非形成領域とによって生

(16)

29

じた段差や凹凸によって、光反射膜8aの表面に凹凸パターン8gを形成することができる。

【0134】【電気光学装置の電子機器への適用】このように構成した反射型、あるいは半透過・半反射型の電気光学装置100は、各種の電子機器の表示部として用いることができるが、その一例を、図18、図19、および図20を参照して説明する。

【0135】18は、本発明に係る電気光学装置を表示装置として用いた電子機器の回路構成を示すブロック図である。

【0136】図18において、電子機器は、表示情報出力源70、表示情報処理回路71、電源回路72、タイミングジェネレータ73、そして液晶装置74を有する。また、液晶装置74は、液晶表示パネル75および駆動回路76を有する。液晶装置74としては、前述した電気光学装置100を用いることができる。

【0137】表示情報出力源70は、ROM (Read Only Memory)、RAM (Random Access Memory) 等といったメモリ、各種ディスク等といったストレージユニット、デジタル画像信号を同調出力する同調回路等を備え、タイミングジェネレータ73によって生成された各種のクロック信号に基づいて、所定フォーマットの画像信号等といった表示情報を表示情報処理回路71に供給する。

【0138】表示情報処理回路71は、シリアルーパラレル変換回路や、増幅・反転回路、ローテーション回路、ガンマ補正回路、クランプ回路等といった周知の各種回路を備え、入力した表示情報の処理を実行して、その画像信号をクロック信号CLKと共に駆動回路76へ供給する。電源回路72は、各構成要素に所定の電圧を供給する。

【0139】図19は、本発明に係る電子機器の一実施形態であるモバイル型のパーソナルコンピュータを示している。ここに示すパーソナルコンピュータ80は、キーボード81を備えた本体部82と、液晶表示ユニット83とを有する。液晶表示ユニット83は、前述した電気光学装置100を含んで構成される。

【0140】図20は、本発明に係る電子機器の他の実施形態である携帯電話機を示している。ここに示す携帯電話機90は、複数の操作ボタン91と、前述した電気光学装置100からなる表示部とを有している。

【0141】

【発明の効果】以上のとおり、本発明では、光反射膜の下層側のうち、光反射膜と平面的に重なる領域には、各配線および絶縁膜のうちの少なくとも1層と同層の薄膜を凹凸形成用薄膜として所定のパターンで選択的に形成し、この凹凸形成用薄膜形成の有無に起因する段差、凹凸を利用して、光反射膜の表面に凹凸パターンを形成する。ここで、配線や絶縁膜などは、光反射膜に凹凸を付すか否かに関わらず、必ず、形成されているもので、そ

30

れらは、基板の表面全体に所定の薄膜を形成した後、フォトリソグラフィ技術を用いてパターンニングすることにより形成されるものである。このため、配線や絶縁膜を形成する工程をそのまま援用して、それらと同層の凹凸形成用薄膜を所定のパターンで選択的に形成することができる。従って、成膜工程を追加することなく、光拡散機能を備えた光反射膜を形成することができる。また、基板上にアクティブ素子を形成する領域を避けて凹凸形成用薄膜を形成することも容易であるので、アクティブ素子を形成するための微細加工を行うのに支障がない。

【図面の簡単な説明】

【図1】電気光学装置を対向基板の側からみたときの平面図である。

【図2】図1のH-H'線における断面図である。

【図3】電気光学装置において、マトリクス状に配置された複数の画素に形成された各種素子、配線などの等価回路図である。

【図4】本発明の実施の形態1に係る電気光学装置において、TFTアレイ基板に形成された各画素の構成を示す平面図である。

【図5】本発明の実施の形態1に係る電気光学装置を、図4のA-A'線に相当する位置での切断したときの断面図である。

【図6】図5に示す電気光学装置において、画素スイッチング用のTFTの形成領域から外れた領域で光反射膜の表面に凹凸パターンを形成した様子を拡大して示す断面図である。

【図7】(A)～(F)は、本発明の実施の形態1に係る電気光学装置のTFTアレイ基板の製造方法を示す工程断面図である。

【図8】(A)～(E)は、本発明の実施の形態1に係る電気光学装置のTFTアレイ基板の製造方法において、図7に示す工程に続いて行う各工程の工程断面図である。

【図9】(A)～(D)は、本発明の実施の形態1に係る電気光学装置のTFTアレイ基板の製造方法において、図8に示す工程に続いて行う各工程の工程断面図である。

【図10】(A)～(D)は、本発明の実施の形態1に係る電気光学装置のTFTアレイ基板の製造方法において、図9に示す工程に続いて行う各工程の工程断面図である。

【図11】(A)、(B)は、本発明の実施の形態2に係る電気光学装置のTFTアレイ基板の製造方法において、その特徴的な工程を示す工程断面図である。

【図12】本発明の実施の形態2に係る電気光学装置において、画素スイッチング用のTFTの形成領域から外れた領域で光反射膜の表面に凹凸パターンを形成した様子を拡大して示す断面図である。

(17)

31

【図13】(A)、(B)は、本発明の実施の形態3に係る電気光学装置のTFTアレイ基板の製造方法において、その特徴的な工程を示す工程断面図である。

【図14】本発明の実施の形態3に係る電気光学装置において、画素スイッチング用のTFTの形成領域から外れた領域で光反射膜の表面に凹凸パターンを形成した様子を拡大して示す断面図である。

【図15】本発明の実施の形態4に係る電気光学装置において、画素スイッチング用のTFTの形成領域から外れた領域で光反射膜の表面に凹凸パターンを形成した様子を拡大して示す断面図である。

【図16】本発明の実施の形態5に係る電気光学装置において、画素スイッチング用のTFTの形成領域から外れた領域で光反射膜の表面に凹凸パターンを形成した様子を拡大して示す断面図である。

【図17】本発明の実施の形態6に係る電気光学装置の断面図である。

【図18】本発明に係る電気光学装置を表示装置として用いた電子機器の回路構成を示すブロック図である。

【図19】本発明に係る電気光学装置を用いた電子機器の一実施形態としてのモバイル型のパーソナルコンピュータを示す説明図である。

【図20】本発明に係る電気光学装置を用いた電子機器の一実施形態としての携帯電話機の説明図である。

【図21】従来の電気光学装置の断面図である。

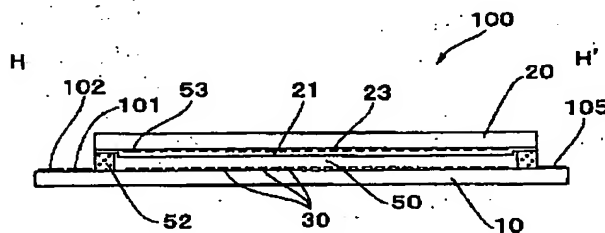
【符号の説明】

- 1 a 半導体膜
- 1 a' チャンネル形成用領域
- 1 b 低濃度ソース領域
- 1 c 低濃度ドレイン領域
- 1 d 高濃度ソース領域

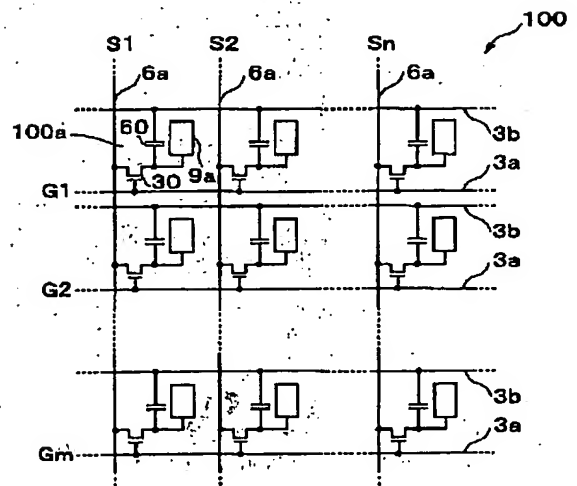
32

- 1 e 高濃度ドレイン領域
- 2 a ゲート絶縁膜
- 2 g ゲート絶縁膜と同層の凹凸形成用薄膜
- 3 a 走査線
- 3 b 容量線
- 3 g 走査線と同層の凹凸形成用薄膜
- 4 a 第1層間絶縁膜
- 4 g 第1層間絶縁膜と同層の凹凸形成用薄膜
- 5 a 第2層間絶縁膜
- 5 g 第2層間絶縁膜と同層の凹凸形成用薄膜
- 6 a データ線
- 6 g データ線と同層の凹凸形成用薄膜
- 7 平坦化膜
- 8 a 光反射膜
- 8 b 凹凸パターンの凸部
- 8 c 凹凸パターンの凹部
- 8 g 光反射膜表面の凹凸パターン
- 9 a 画素電極
- 10 TFTアレイ基板
- 11 a 下地保護膜
- 11 g 下地保護膜と同層の凹凸形成用薄膜
- 20 対向基板
- 21 対向電極
- 23 遮光膜
- 30 画素スイッチング用のTFT
- 50 液晶
- 53 周辺見切り
- 60 蓄積容量
- 100 電気光学装置
- 100 a 画素

【図2】

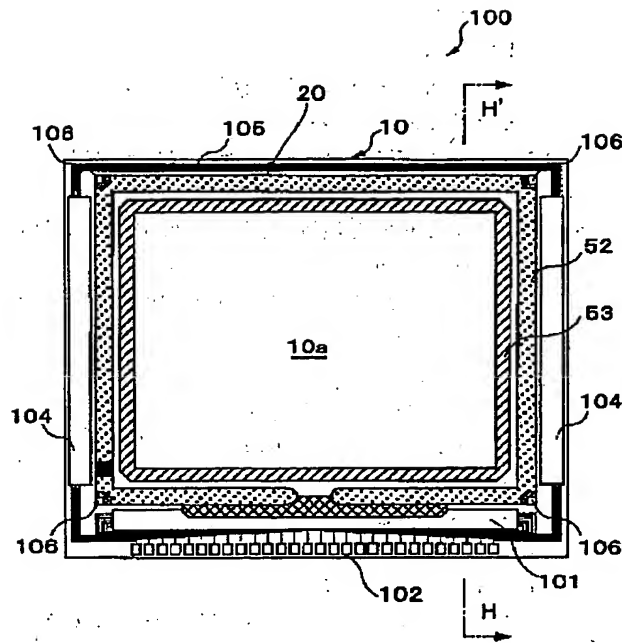


【図3】

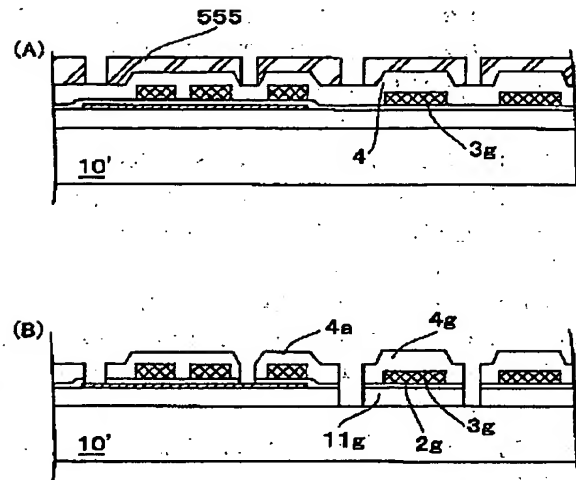


(18)

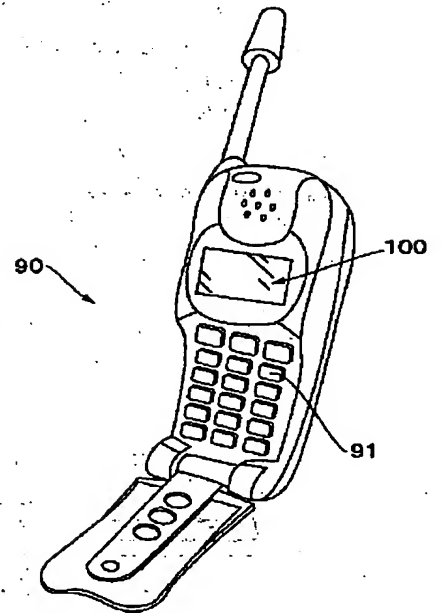
【図1】



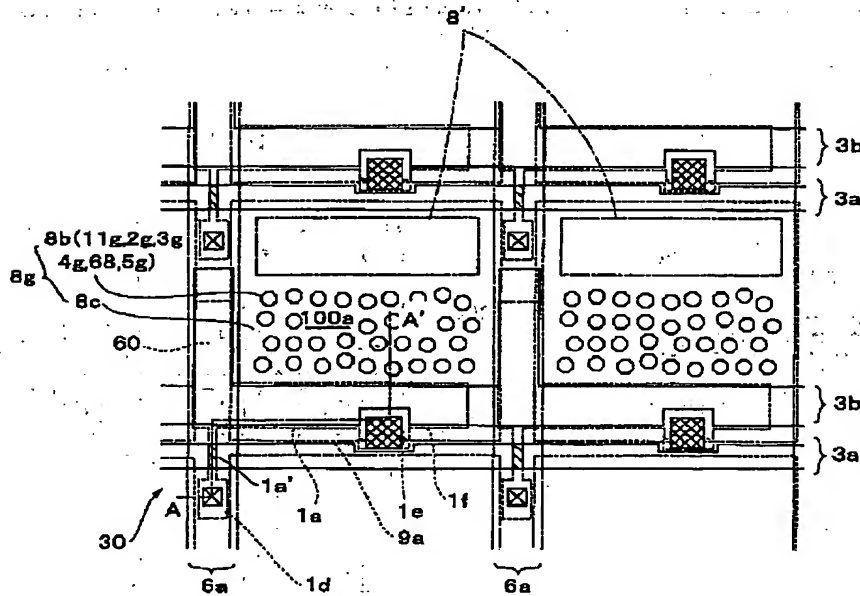
【図11】



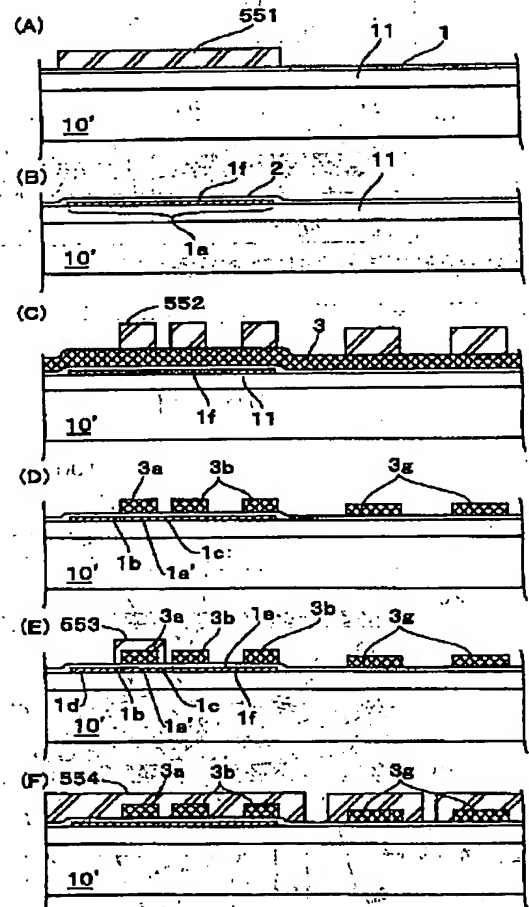
【図20】



【図4】

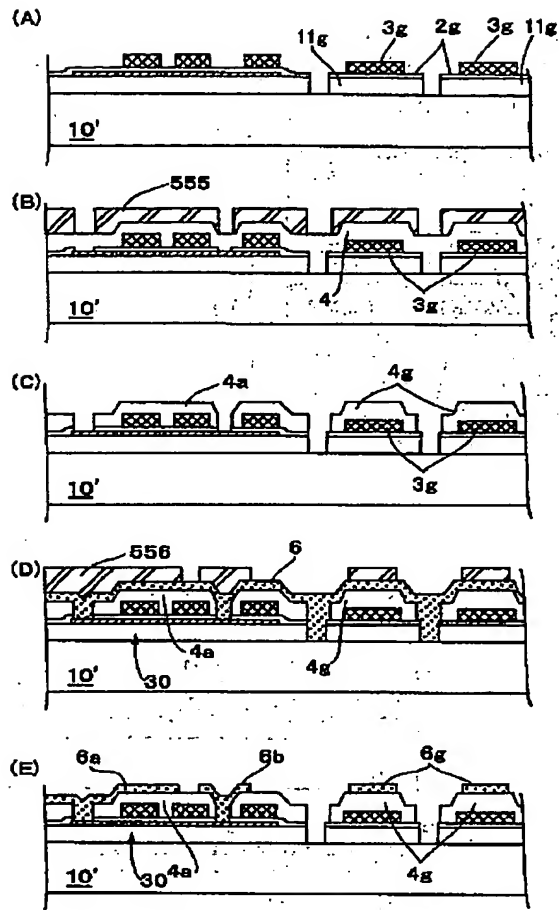


【図5】

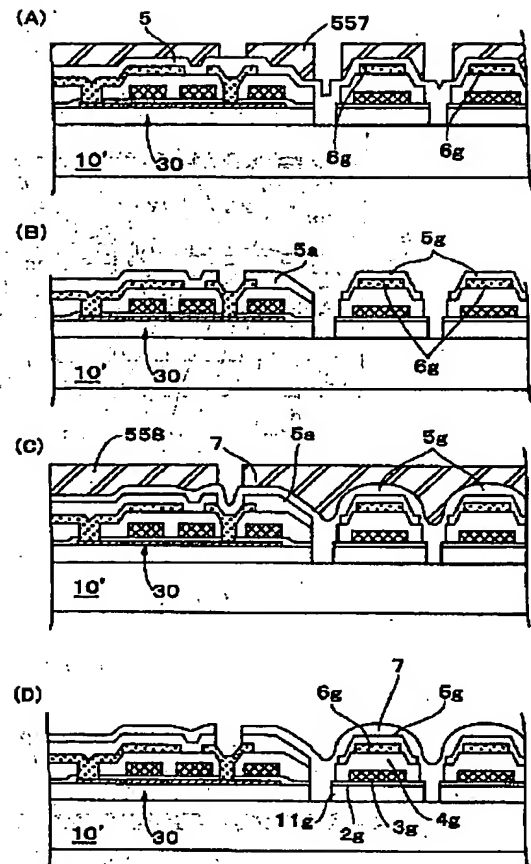


(20)

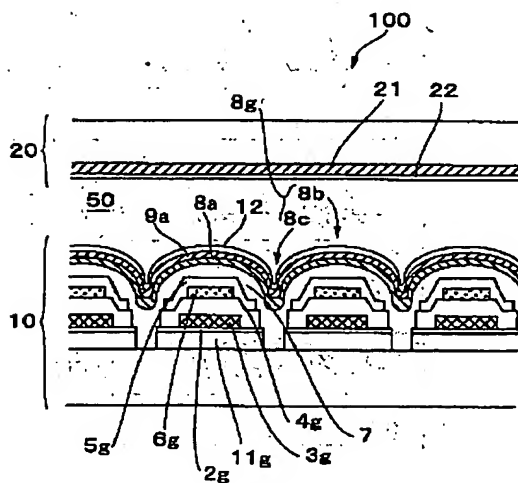
【図8】



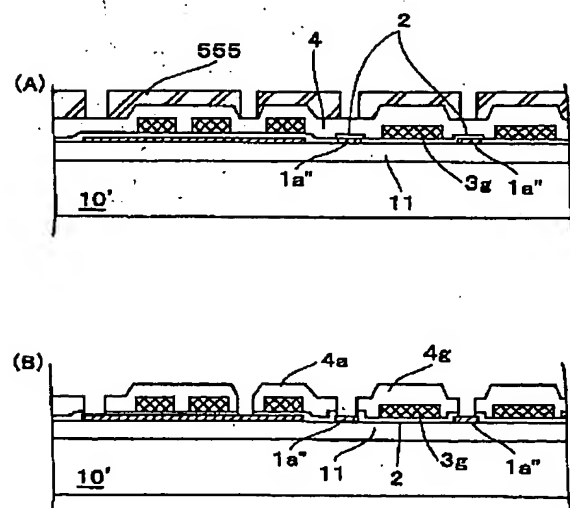
【図9】



【図12】

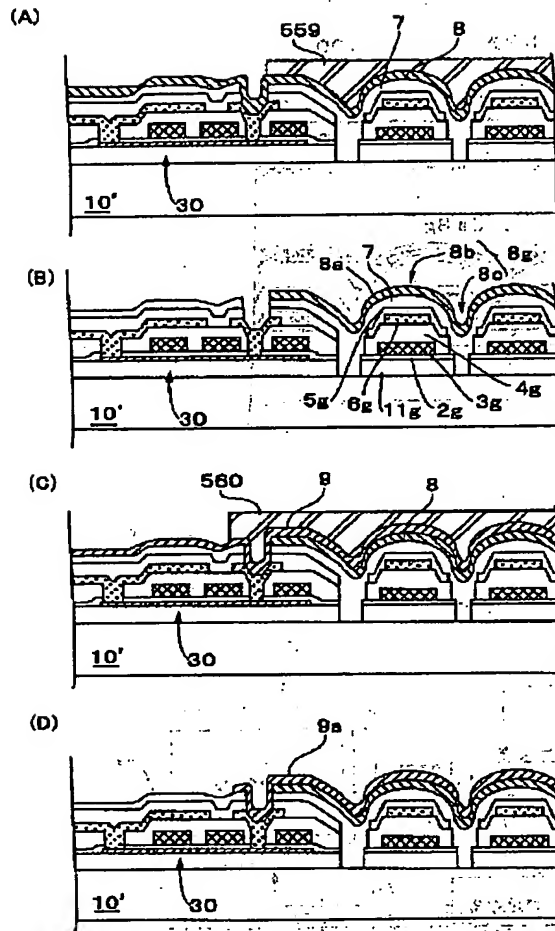


【図13】

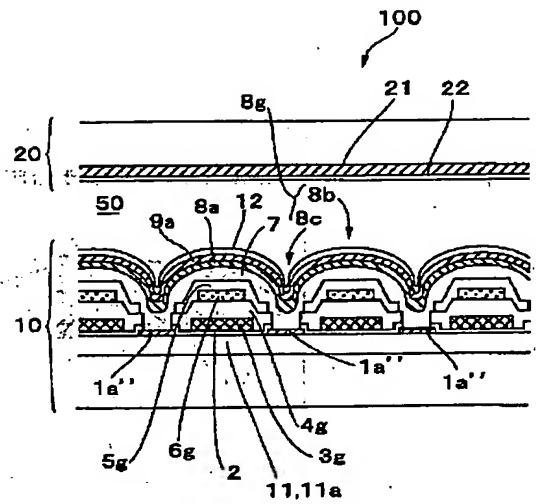


(21)

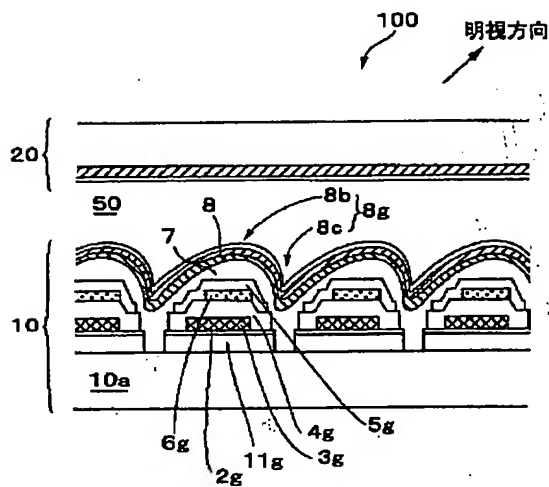
【図10】



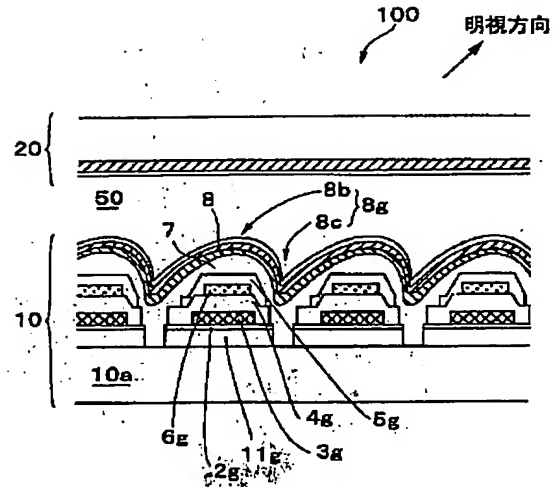
【図14】



【図15】

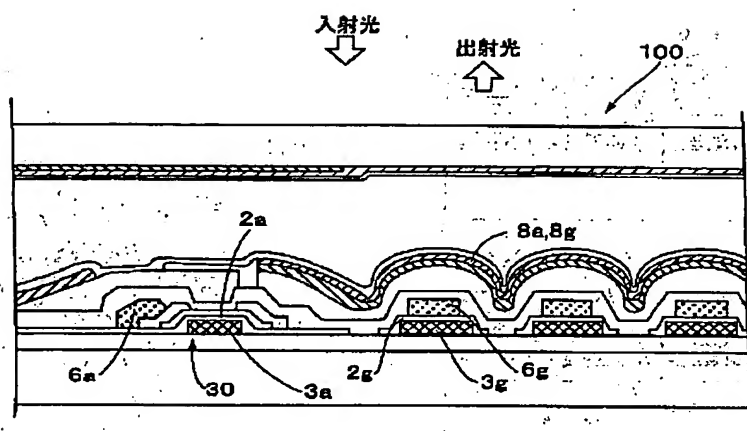


【図16】

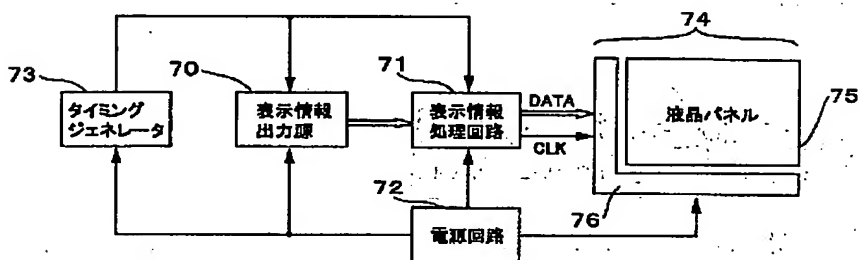


(22)

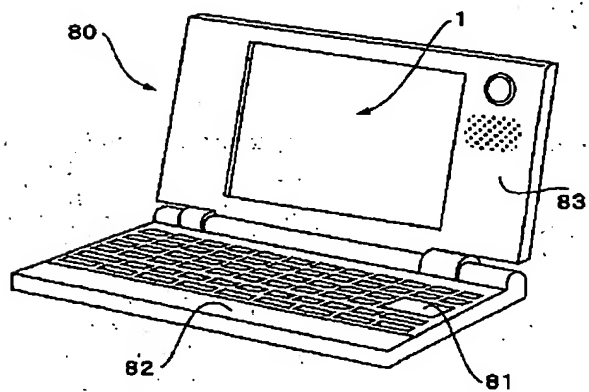
【図17】



【図18】

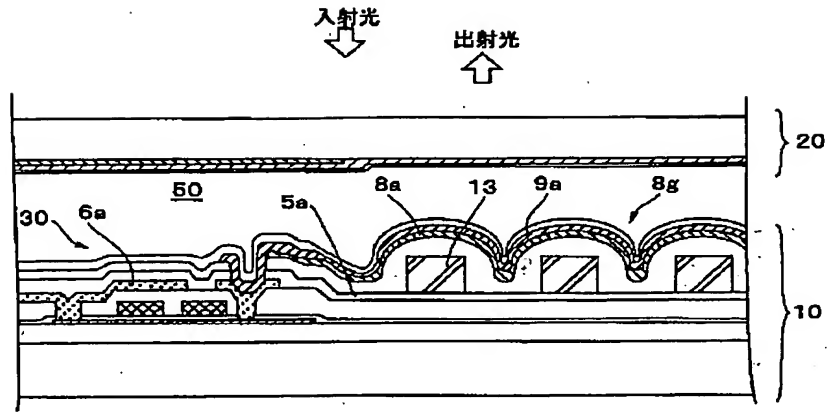


【図19】



(23)

【図21】



フロントページの続き

(51) Int. Cl. 7

識別記号

F I

テーマコード* (参考)

G 0 9 F 9/30

3 4 9

G 0 9 F 9/30

3 4 9 D

3 4 9 Z

9/35

9/35

H 0 1 L 21/336

H 0 4 N 5/66

1 0 2 A

29/786

H 0 1 L 29/78

6 1 2 Z

H 0 4 N 5/66

1 0 2

F ターム (参考) 2H091 FA08X FA08Z FA11X FA11Z

FA14Z FA41Z GA01 GA06

GA13 HA07 HA10 LA12 LA19

LA20

2H092 GA29 JA03 JA24 JA34 JA37

JA41 JA46 JB22 JB58 KA04

KA05 KB25 MA05 MA08 MA13

MA19 MA29 MA30 MA41 NA03

NA25 PA01 PA02 PA11 PA12

PA13 QA07 QA10

5C058 AA06 AB02 BA35

5C094 AA43 BA03 BA43 CA19 CA24

DA14 DA15 DB01 DB04 EA04

EA06 EA07 EB02 ED15 FB12

FB15

5F110 AA16 AA30 BB02 BB04 CC01

CC05 CC07 DD02 DD13 EE03

EE04 EE06 EE28 EE44 FF02

FF03 FF29 GG02 GG13 GG15

GG25 GG45 HJ01 HJ04 HJ13

HL03 HL04 HL06 HL07 HL12

HL23 HM15 NN03 NN23 NN24

NN35 NN72 PP03 QQ11

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☒ FADED TEXT OR DRAWING
- ☒ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☐ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☒ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.